

2003 JAN 2005

10/521477
PCT/JP 2004/004315

30.3.2004

日本国特許庁
JAPAN PATENT OFFICE

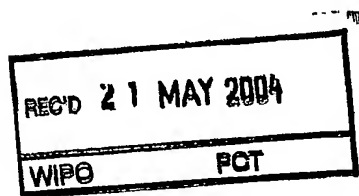
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 4月22日
Date of Application:

出願番号 特願2003-117403
Application Number:
[ST. 10/C]: [JP 2003-117403]

出願人 サンケン電気株式会社
Applicant(s):

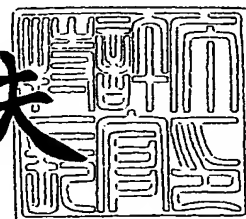


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 4月30日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3037342

【書類名】 特許願

【整理番号】 SNK-177

【提出日】 平成15年 4月22日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/335

【発明の名称】 力率改善回路

【請求項の数】 15

【発明者】

 【住所又は居所】 埼玉県新座市北野3丁目6番3号 サンケン電気株式会社
社内

 【氏名】 鶴谷 守

【特許出願人】

 【識別番号】 000106276

 【氏名又は名称】 サンケン電気株式会社

【代理人】

 【識別番号】 100083806

 【弁理士】

 【氏名又は名称】 三好 秀和

 【電話番号】 03-3504-3075

【選任した代理人】

 【識別番号】 100068342

 【弁理士】

 【氏名又は名称】 三好 保男

【選任した代理人】

 【識別番号】 100100712

 【弁理士】

 【氏名又は名称】 岩▲崎▼ 幸邦

【選任した代理人】

【識別番号】 100087365

【弁理士】

【氏名又は名称】 栗原 彰

【選任した代理人】

【識別番号】 100100929

【弁理士】

【氏名又は名称】 川又 澄雄

【選任した代理人】

【識別番号】 100095500

【弁理士】

【氏名又は名称】 伊藤 正和

【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

【選任した代理人】

【識別番号】 100098327

【弁理士】

【氏名又は名称】 高松 俊雄

【手数料の表示】

【予納台帳番号】 001982

【納付金額】 21,000円

【その他】

国等の委託研究の成果に係る特許出願（平成13年度新エネルギー・産業技術総合開発機構基盤技術研究促進事業に係る委託研究、産業活力再生特別措置法第30条の適用を受けるもの）

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9803324

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 力率改善回路

【特許請求の範囲】

【請求項 1】 交流電源の交流電源電圧を整流回路で整流した整流電圧を昇圧リアクトルを介して入力して主スイッチによりオン／オフして入力力率を改善するとともに、直流の出力電圧に変換する力率改善回路であって、

前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルに巻回された昇圧巻線及び巻き上げ巻線と第 1 ダイオードと平滑コンデンサとからなる第 1 直列回路と、

前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルの昇圧巻線とゼロ電流スイッチリアクトルと前記主スイッチとからなる第 2 直列回路と、

前記主スイッチと前記ゼロ電流スイッチリアクトルとの接続点と前記平滑コンデンサとの間に接続された第 2 ダイオードと、

前記主スイッチをオン／オフ制御することにより前記平滑コンデンサの出力電圧を所定電圧に制御する制御手段と、
を有することを特徴とする力率改善回路。

【請求項 2】 交流電源の交流電源電圧を整流回路で整流した整流電圧を昇圧リアクトルを介して入力して主スイッチによりオン／オフして入力力率を改善するとともに、直流の出力電圧に変換する力率改善回路であって、

前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルに巻回された昇圧巻線及び巻き上げ巻線とゼロ電流スイッチリアクトルと第 1 ダイオードと平滑コンデンサとからなる第 1 直列回路と、

前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルの昇圧巻線と前記主スイッチとからなる第 2 直列回路と、

前記昇圧リアクトルの昇圧巻線と巻き上げ巻線との接続点及び前記主スイッチと前記平滑コンデンサとの間に接続された第 2 ダイオードと、

前記主スイッチをオン／オフ制御することにより前記平滑コンデンサの出力電圧を所定電圧に制御する制御手段と、

を有することを特徴とする力率改善回路。

【請求項 3】 前記主スイッチに並列に接続され、第 3 ダイオードとスナバコンデンサとからなる第 3 直列回路と、

前記第 3 ダイオードと前記スナバコンデンサとの接続点と前記第 1 ダイオードの一端との間に接続され、第 4 ダイオードと前記昇圧リアクトルに巻回された回生巻線と減流リアクトルと回生コンデンサとからなる第 4 直列回路と、

前記回生コンデンサと前記減流リアクトルとの接続点と前記第 1 ダイオードの他端と前記平滑コンデンサとの接続点との間に接続された第 5 ダイオードと、をさらに有することを特徴とする請求項 1 又は請求項 2 記載の力率改善回路。

【請求項 4】 前記ゼロ電流スイッチリアクトル及び前記減流リアクトルは、前記昇圧リアクトルの巻線間のリーケージインダクタからなることを特徴とする請求項 2 又は請求項 3 記載の力率改善回路。

【請求項 5】 前記昇圧リアクトルは、前記昇圧巻線に対して、前記巻き上げ巻線及び前記回生巻線が疎結合となるようにコアに巻回されてなることを特徴とする請求項 4 記載の力率改善回路。

【請求項 6】 前記昇圧リアクトルは、前記巻き上げ巻線と前記昇圧巻線及び前記回生巻線との間に磁束のバイパスルートを設けてなることを特徴とする請求項 4 又は請求項 5 記載の力率改善回路。

【請求項 7】 前記主スイッチに並列に接続され、第 3 ダイオードとスナバコンデンサとからなる第 3 直列回路と、

前記第 3 ダイオードと前記スナバコンデンサとの接続点と前記第 1 ダイオードの一端との間に接続され、第 4 ダイオードとコンデンサと回生コンデンサとからなる第 4 直列回路と、

前記回生コンデンサと前記コンデンサとの接続点と前記第 1 ダイオードの他端と前記平滑コンデンサとの接続点との間に接続された第 5 ダイオードと、をさらに有することを特徴とする請求項 1 又は請求項 2 記載の力率改善回路。

【請求項 8】 前記制御手段は、前記主スイッチのターンオン時にゼロ電流スイッチさせ、前記主スイッチのターンオフ時にゼロ電圧スイッチさせることを特徴とする請求項 3 乃至請求項 7 のいずれか 1 項記載の力率改善回路。

【請求項 9】 前記制御手段は、前記主スイッチのスイッチング周波数を前記交流電源の交流電源電圧値に応じて制御することを特徴とする請求項 1 乃至請求項 8 のいずれか 1 項記載の力率改善回路。

【請求項 10】 前記制御手段は、
前記出力電圧と基準電圧との誤差を増幅して第 1 誤差電圧信号を生成する第 1 誤差電圧生成手段と、

この第 1 誤差電圧生成手段の第 1 誤差電圧信号と前記整流回路の整流電圧とを乗算して乗算出力電圧を生成する乗算出力電圧生成手段と、

前記整流回路に流れる入力電流を検出する電流検出手段と、

この電流検出手段で検出された入力電流に応じた電圧と前記乗算出力電圧生成手段の乗算出力電圧との誤差を増幅して第 2 誤差電圧信号を生成する第 2 誤差電圧生成手段と、

前記整流回路の整流電圧値に応じて前記主スイッチのスイッチング周波数を変化させた周波数制御信号を生成する周波数制御手段と、

前記第 2 誤差電圧生成手段の第 2 誤差電圧信号に基づきパルス幅を制御し且つ前記周波数制御手段で生成された前記周波数制御信号に応じて前記主スイッチのスイッチング周波数を変化させたパルス信号を生成し、パルス信号を前記主スイッチに印加して前記出力電圧を所定電圧に制御するパルス幅制御手段と、
を有することを特徴とする請求項 9 記載の力率改善回路。

【請求項 11】 前記制御手段は、前記交流電源電圧が下限設定電圧以下の場合に前記スイッチング周波数を下限周波数に設定し、前記交流電源電圧が上限設定電圧以上の場合に前記スイッチング周波数を上限周波数に設定し、前記交流電源電圧が前記下限設定電圧から前記上限設定電圧までの範囲の場合に前記スイッチング周波数を前記下限周波数から前記上限周波数まで徐々に変化させることを特徴とする請求項 9 又は請求項 10 記載の力率改善回路。

【請求項 12】 前記制御手段は、前記交流電源電圧が前記下限設定電圧未満の場合には前記主スイッチのスイッチング動作を停止させることを特徴とする請求項 11 記載の力率改善回路。

【請求項 13】 前記整流回路と前記平滑コンデンサとの間に接続され、前

記交流電源がオンされたときに前記平滑コンデンサの突入電流を軽減する突入電流制限抵抗を有し、

前記主スイッチは、ノーマリオンタイプのスイッチからなり、

前記制御手段は、前記交流電源がオンされたときに前記突入電流制限抵抗に発生した電圧により前記主スイッチをオフさせ、前記平滑コンデンサが充電された後、前記主スイッチをオン／オフさせるスイッチング動作を開始させることを特徴とする請求項 1 乃至請求項 1 2 のいずれか 1 項記載の力率改善回路。

【請求項 1 4】 前記昇圧リアクトルは、補助巻線をさらに備え、該補助巻線に発生する電圧を前記制御手段に供給する通常動作電源部を有することを特徴とする請求項 1 3 記載の力率改善回路。

【請求項 1 5】 前記突入電流制限抵抗に並列に接続された半導体スイッチを有し、

前記制御手段は、前記主スイッチのスイッチング動作を開始させた後、前記半導体スイッチをオンさせることを特徴とする請求項 1 3 又は請求項 1 4 記載の力率改善回路。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、高効率、低ノイズ、高力率なスイッチング電源に使用する力率改善回路に関する。

【0 0 0 2】

【従来の技術】

図 2 7 に従来の力率改善回路の回路構成図を示す（特許文献 1）。図 2 7 に示す力率改善回路において、交流電源 V_{ac1} の交流電源電圧を整流する全波整流回路 $B1$ の出力両端には、昇圧リアクトル $L1$ と MOSFET からなるスイッチ $Q1$ と電流検出抵抗 R とからなる直列回路が接続されている。スイッチ $Q1$ の両端には、ダイオード $D1$ と平滑コンデンサ $C1$ とからなる直列回路が接続され、平滑コンデンサ $C1$ の両端には、負荷 R_L が接続されている。スイッチ $Q1$ は、制御回路 1 0 0 の PWM 制御によりオン／オフするようになっている。

【0003】

電流検出抵抗Rは、全波整流回路B1に流れる入力電流を検出する。

【0004】

制御回路100は、誤差増幅器111、乗算器112、誤差増幅器113、発振器(OSC)114、PWMコンパレータ116を有して構成される。

【0005】

誤差増幅器111は、基準電圧E1が+端子に入力され、平滑コンデンサC1の電圧が-端子に入力され、平滑コンデンサC1の電圧と基準電圧E1との誤差が増幅され、誤差電圧信号を生成して乗算器112に出力する。乗算器112は、誤差増幅器111からの誤差電圧信号と全波整流回路B1の正極側出力端P1からの全波整流電圧とを乗算して乗算出力電圧を誤差増幅器113の+端子に出力する。

【0006】

誤差増幅器113は、電流検出抵抗Rで検出した入力電流に比例した電圧が-端子に入力され、乗算器112からの乗算出力電圧が+端子に入力され、電流検出抵抗Rによる電圧と乗算出力電圧との誤差が増幅され、誤差電圧信号を生成してこの誤差電圧信号をフィードバック信号FBとしてPWMコンパレータ116に出力する。OSC114は、一定周期の三角波信号を生成する。

【0007】

PWMコンパレータ116は、OSC114からの三角波信号が-端子に入力され、誤差増幅器113からのフィードバック信号FBが+端子に入力され、フィードバック信号FBの値が三角波信号の値以上のときにオンで、フィードバック信号FBの値が三角波信号の値未満のときにオフとなるパルス信号を生成し、該パルス信号をスイッチQ1のゲートに印加する。

【0008】

即ち、PWMコンパレータ116は、スイッチQ1に対して、誤差増幅器113による電流検出抵抗Rの出力と乗算器112の出力との差信号に応じたデューティパルスを提供する。このデューティパルスは、交流電源電圧及び直流負荷電圧の変動に対して一定周期で連続的に補償するパルス幅制御信号である。このよ

うな構成により、交流電源電流波形が交流電源電圧波形に一致するように制御されて、力率が大幅に改善される。

【0 0 0 9】

次に、このように構成された力率改善回路の動作を図 2 8 に示すタイミングチャートを参照しながら説明する。なお、図 2 8 では、スイッチ Q 1 の両端間の電圧 $Q 1 v$ 、スイッチ Q 1 に流れる電流 $Q 1 i$ 、ダイオード D 1 に流れる電流 $D 1 i$ を示している。

【0 0 1 0】

まず、時刻 t_{31} において、スイッチ Q 1 がオンし、全波整流回路 B 1 から昇圧リアクトル L 1 を介してスイッチ Q 1 に電流 $Q 1 i$ が流れる。この電流は、時刻 t_{32} まで時間の経過とともに直線的に増大していく。なお、時刻 t_{31} から時刻 t_{32} では、ダイオード D 1 に流れる電流 $D 1 i$ は零になる。

【0 0 1 1】

次に、時刻 t_{32} において、スイッチ Q 1 は、オン状態からオフ状態に変わる。このとき、昇圧リアクトル L 1 に誘起された励磁エネルギーによりスイッチ Q 1 の電圧 $Q 1 v$ が上昇する。また、時刻 t_{32} ～時刻 t_{33} では、スイッチ Q 1 がオフであるため、スイッチ Q 1 に流れる電流 $Q 1 i$ は零になる。なお、時刻 t_{32} から時刻 t_{33} では、 $L 1 \rightarrow D 1 \rightarrow C 1$ で電流 $D 1 i$ が流れて、負荷 $R L$ に電力が供給される。

【0 0 1 2】

【特許文献 1】

特開 2 0 0 0 - 3 7 0 7 2 号 (図 1)

【0 0 1 3】

【発明が解決しようとする課題】

しかしながら、図 2 7 に示す昇圧型の力率改善回路では、スイッチ Q 1 のターンオン又はターンオフ時において、スイッチ Q 1 の電圧 $Q 1 v$ と電流 $Q 1 i$ との重複部分が生じ、この重複部分により大きなスイッチング損失が発生する欠点があった。

【0 0 1 4】

また、スイッチQ1をオンした時（例えば時刻 t_{31} , t_{33} , t_{35} ）には、 $C1 \rightarrow D1 \rightarrow Q1$ の経路にダイオードリカバリーによるスパイク電流RCが流れる。また、スイッチQ1をオフした時（例えば時刻 t_{32} , t_{34} , t_{36} ）には、配線のインダクタンスによるスパイク電圧SPが発生する。

【0015】

リカバリー時間の間は、ダイオードD1はショート状態のため、スイッチQ1の損失は増大する。また、スイッチQ1がオフ時のスパイク電圧を抑制するために抵抗及びコンデンサからなるCRアブソーバ等を追加するため、CRアブソーバによる損失も増大していた。

【0016】

また、スパイク電圧及びスパイク電流は、ノイズを発生する。このノイズを低減するためにノイズフィルタも大型化し、スイッチング電源の小型、高効率化の妨げとなっていた。

【0017】

本発明は、スイッチのゼロ電流スイッチング及びゼロ電圧スイッチングを可能とし、小型、高効率、低ノイズ化することができる力率改善回路を提供することにある。

【0018】

【課題を解決するための手段】

本発明は前記課題を解決するために以下の構成とした。請求項1の発明は、交流電源の交流電源電圧を整流回路で整流した整流電圧を昇圧リアクトルを介して入力して主スイッチによりオン／オフして入力力率を改善するとともに、直流の出力電圧に変換する力率改善回路であって、前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルに巻回された昇圧巻線及び巻き上げ巻線と第1ダイオードと平滑コンデンサとからなる第1直列回路と、前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルの昇圧巻線とゼロ電流スイッチリアクトルと前記主スイッチとからなる第2直列回路と、前記主スイッチと前記ゼロ電流スイッチリアクトルとの接続点と前記平滑コンデンサとの間に接続された第2ダイオードと、前記主スイッチをオン／オフ

制御することにより前記平滑コンデンサの出力電圧を所定電圧に制御する制御手段とを有することを特徴とする。

【0019】

請求項2の発明は、交流電源の交流電源電圧を整流回路で整流した整流電圧を昇圧リアクトルを介して入力して主スイッチによりオン／オフして入力力率を改善するとともに、直流の出力電圧に変換する力率改善回路であって、前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルに巻回された昇圧巻線及び巻き上げ巻線とゼロ電流スイッチリアクトルと第1ダイオードと平滑コンデンサとからなる第1直列回路と、前記整流回路の一方の出力端と他方の出力端との間に接続され、前記昇圧リアクトルの昇圧巻線と前記主スイッチとからなる第2直列回路と、前記昇圧リアクトルの昇圧巻線と巻き上げ巻線との接続点及び前記主スイッチと前記平滑コンデンサとの間に接続された第2ダイオードと、前記主スイッチをオン／オフ制御することにより前記平滑コンデンサの出力電圧を所定電圧に制御する制御手段とを有することを特徴とする。

【0020】

請求項3の発明は、前記主スイッチに並列に接続され、第3ダイオードとスナバコンデンサとからなる第3直列回路と、前記第3ダイオードと前記スナバコンデンサとの接続点と前記第1ダイオードの一端との間に接続され、第4ダイオードと前記昇圧リアクトルに巻回された回生巻線と減流リアクトルと回生コンデンサとからなる第4直列回路と、前記回生コンデンサと前記減流リアクトルとの接続点と前記第1ダイオードの他端と前記平滑コンデンサとの接続点との間に接続された第5ダイオードとをさらに有することを特徴とする。

【0021】

請求項4の発明は、前記ゼロ電流スイッチリアクトル及び前記減流リアクトルは、前記昇圧リアクトルの巻線間のリーケージインダクタからなることを特徴とする。

【0022】

請求項5の発明では、前記昇圧リアクトルは、前記昇圧巻線に対して、前記巻き上げ巻線及び前記回生巻線が疎結合となるようにコアに巻回されてなることを

特徴とする。

【0023】

請求項6の発明では、前記昇圧リアクトルは、前記巻き上げ巻線と前記昇圧巻線及び前記回生巻線との間に磁束のバイパスルートを設けてなることを特徴とする。

【0024】

請求項7の発明では、前記主スイッチに並列に接続され、第3ダイオードとスナバコンデンサとからなる第3直列回路と、前記第3ダイオードと前記スナバコンデンサとの接続点と前記第1ダイオードの一端との間に接続され、第4ダイオードとコンデンサと回生コンデンサとからなる第4直列回路と、前記回生コンデンサと前記コンデンサとの接続点と前記第1ダイオードの他端と前記平滑コンデンサとの接続点との間に接続された第5ダイオードとをさらに有することを特徴とする。

【0025】

請求項8の発明では、前記制御手段は、前記主スイッチのターンオン時にゼロ電流スイッチさせ、前記主スイッチのターンオフ時にゼロ電圧スイッチさせることを特徴とする。

【0026】

請求項9の発明では、前記制御手段は、前記主スイッチのスイッチング周波数を前記交流電源の交流電源電圧値に応じて制御することを特徴とする。

【0027】

請求項10の発明では、前記制御手段は、前記出力電圧と基準電圧との誤差を増幅して第1誤差電圧信号を生成する第1誤差電圧生成手段と、この第1誤差電圧生成手段の第1誤差電圧信号と前記整流回路の整流電圧とを乗算して乗算出力電圧を生成する乗算出力電圧生成手段と、前記整流回路に流れる入力電流を検出する電流検出手段と、この電流検出手段で検出された入力電流に応じた電圧と前記乗算出力電圧生成手段の乗算出力電圧との誤差を増幅して第2誤差電圧信号を生成する第2誤差電圧生成手段と、前記整流回路の整流電圧値に応じて前記主スイッチのスイッチング周波数を変化させた周波数制御信号を生成する周波数制御

手段と、前記第 2 誤差電圧生成手段の第 2 誤差電圧信号に基づきパルス幅を制御し且つ前記周波数制御手段で生成された前記周波数制御信号に応じて前記主スイッチのスイッチング周波数を変化させたパルス信号を生成し、パルス信号を前記主スイッチに印加して前記出力電圧を所定電圧に制御するパルス幅制御手段とを有することを特徴とする。

【0028】

請求項 11 の発明では、前記制御手段は、前記交流電源電圧が下限設定電圧以下の場合に前記スイッチング周波数を下限周波数に設定し、前記交流電源電圧が上限設定電圧以上の場合に前記スイッチング周波数を上限周波数に設定し、前記交流電源電圧が前記下限設定電圧から前記上限設定電圧までの範囲の場合に前記スイッチング周波数を前記下限周波数から前記上限周波数まで徐々に変化させることを特徴とする。

【0029】

請求項 12 の発明では、前記制御手段は、前記交流電源電圧が前記下限設定電圧未満の場合には前記主スイッチのスイッチング動作を停止させることを特徴とする。

【0030】

請求項 13 の発明では、前記整流回路と前記平滑コンデンサとの間に接続され、前記交流電源がオンされたときに前記平滑コンデンサの突入電流を軽減する突入電流制限抵抗を有し、前記主スイッチは、ノーマリオンタイプのスイッチからなり、前記制御手段は、前記交流電源がオンされたときに前記突入電流制限抵抗に発生した電圧により前記主スイッチをオフさせ、前記平滑コンデンサが充電された後、前記主スイッチをオン／オフさせるスイッチング動作を開始させることを特徴とする。

【0031】

請求項 14 の発明では、前記昇圧リアクトルは、補助巻線をさらに備え、該補助巻線に発生する電圧を前記制御手段に供給する通常動作電源部を有することを特徴とする。

【0032】

請求項 15 の発明では、前記突入電流制限抵抗に並列に接続された半導体スイッチを有し、前記制御手段は、前記主スイッチのスイッチング動作を開始させた後、前記半導体スイッチをオンさせることを特徴とする。

【0033】

【発明の実施の形態】

以下、本発明に係る力率改善回路の実施の形態を図面を参照して詳細に説明する。

【0034】

(第1の実施の形態)

第1の実施の形態に係る力率改善回路は、主スイッチに直列にゼロ電流スイッチリアクトルを接続し、主スイッチをオン時にZCS（ゼロ電流スイッチ）を行わせることにより、整流ダイオードのリカバリーによる損失を低減させ、電流の変化を緩やかにすることにより、高効率、低ノイズのスイッチング動作を行わせるものである。

【0035】

図1は第1の実施の形態に係る力率改善回路の回路構成図である。図1において、全波整流回路B1は、交流電源V_{ac1}に接続され、交流電源V_{ac1}からの交流電源電圧を整流して正極側出力端P1及び負極側出力端P2に出力する。

【0036】

全波整流回路B1の正極側出力端P1と負極側出力端P2との間には、昇圧リアクトルL1に巻回された昇圧巻線5a（巻数n1）及び巻き上げ巻線5b（巻数n2）とダイオードD1と平滑コンデンサC1と電流検出抵抗R（本発明の電流検出手段に対応）とからなる第1直列回路が接続されている。

【0037】

また、全波整流回路B1の正極側出力端P1と負極側出力端P2との間に接続され、昇圧リアクトルL1の昇圧巻線5aとZCSリアクトルL2とMOSFETからなるスイッチQ1（主スイッチ）と電流検出抵抗Rとからなる第2直列回路が接続されている。スイッチQ1とZCSリアクトルL2との接続点と平滑コンデンサC1との間にはダイオードD2が接続されている。

【0038】

スイッチQ1は、制御回路10のPWM制御によりオン／オフする。ダイオードD1と平滑コンデンサC1とで整流平滑回路を構成する。平滑コンデンサC1には並列に負荷RLが接続され、平滑コンデンサC1はダイオードD1の整流電圧を平滑して直流出力を負荷RLに出力する。

【0039】

電流検出抵抗Rは、全波整流回路B1に流れる入力電流を検出する。制御回路10は、誤差増幅器111、乗算器112、誤差増幅器113、OSC114、PWMコンパレータ116を有して構成され、図27に示す制御回路100の構成と同一構成であるので、ここでは、その詳細な説明は省略する。

【0040】

次にこのように構成された第1の実施の形態に係る力率改善回路の動作を図2乃至図5に示すタイミングチャートを参照しながら説明する。図2は第1の実施の形態に係る力率改善回路の交流電源電圧波形と整流出力電流波形のタイミングチャートである。図3は第1の実施の形態に係る力率改善回路の各部における信号のタイミングチャートである。図4は第1の実施の形態に係る力率改善回路のスイッチQ1のターンオン時の各部における信号のタイミングチャートである。図5は第1の実施の形態に係る力率改善回路のスイッチQ1のターンオフ時の各部における信号のタイミングチャートである。

【0041】

なお、図2では、交流電源電圧 V_i 、整流出力電流 I_o を示している。図3では、図2のA部の詳細を示している。図3乃至図5では、交流電源に流れる入力電流 I_i 、スイッチQ1の両端間の電圧 $Q1v$ 、スイッチQ1に流れる電流 $Q1i$ 、ダイオードD1に流れる電流 $D1i$ 、ダイオードD2に流れる電流 $D2i$ を示している。Q1制御信号 $Q1g$ はスイッチQ1のゲートに印加される信号を示している。

【0042】

まず、時刻 t_2 (t_{21})において、スイッチQ1をオンさせると、交流電源電圧 V_i を整流した電圧により、 $V_{ac1} \rightarrow B1 \rightarrow 5a \rightarrow L2 \rightarrow Q1 \rightarrow R \rightarrow B1$

→V a c 1で電流が流れる。このため、Z C SリアクトルL 2に電圧が印加されて、時刻 t_{21} から時刻 t_{22} まで、スイッチQ 1に流れる電流 Q_{1i} はV a c 1/L 2の傾きで増加する。従って、スイッチQ 1の電流 Q_{1i} はゼロから始まるので、スイッチQ 1はZ C S動作となる。図4からわかるようにスイッチQ 1がオンした後、電流が立ち上がり、Z C S動作を達成していることがわかる。

【0 0 4 3】

また、時刻 t_{21} から時刻 t_{22} において、Z C SリアクトルL 2の電流が増加すると同時に、ダイオードD 1に流れる電流 D_{1i} は減少してゼロとなり、ダイオードD 1はオフ状態となる。リカバリー時間の間には、ダイオードD 1のリカバリによるスパイク電流がスイッチQ 1に流れるが、このスパイク電流はZ C SリアクトルL 2のインピーダンスにより制限される。図4に示すように、時刻 t_{22} において、ダイオードリカバリーによるスパイク電流R Cが僅かに見られる。

【0 0 4 4】

リカバリー時間が終了して、ダイオードD 1の逆方向が回復し、Z C SリアクトルL 2の電流の増加率は減少する。入力電圧は、昇圧リアクトルL 1の昇圧巻線5 aの電圧が加わり、V a c 1→B 1→5 a→L 2→Q 1→R→B 1→V a c 1で電流 Q_{1i} が流れ、電流 Q_{1i} はV a c 1/5 aの傾きで上昇する（時刻 t_{22} ～時刻 t_3 ）。

【0 0 4 5】

次に、時刻 t_3 （時刻 t_{31} ）において、スイッチQ 1をオフさせると、昇圧リアクトルL 1の昇圧巻線5 aに蓄えられたエネルギーにより、5 a→5 b→D 1→C 1→R→B 1→V a c 1→5 aで、電流 D_{1i} が時刻 t_3 から時刻 t_4 まで流れる。このため、平滑コンデンサC 1が充電されるとともに、負荷R Lに電力が供給される。

【0 0 4 6】

同様に、時刻 t_3 （時刻 t_{31} ）において、Z C SリアクトルL 2に蓄えられたエネルギーによりスイッチQ 1の電圧 Q_{1v} が上昇する。また、Z C SリアクトルL 2に蓄えられたエネルギーにより、L 2→D 2→C 1→R→B 1→V a c

1→5 a→L 2で電流 $D 2 i$ が流れる。即ち、ダイオード $D 2$ を介してZCSリアクトルL 2に蓄えられたエネルギーを負荷RLに回生する。この時のエネルギー量は、昇圧リアクトルL 1の巻き上げ巻線5 bに発生する電圧とZCSリアクトルL 2の電流とで決定され、昇圧巻線5 aと巻き上げ巻線5 bとの接続点、即ちタップが入力に近いほど発生電圧は高くなり、短い時間で放電は終了する。

【0047】

この放電が完了した時刻 t_{32} において、ダイオード $D 2$ の電流 $D 2 i$ がゼロとなり、逆特性が回復した後、再び、時刻 t_4 において、スイッチQ 1をオンすると、ZCS動作を継続できる。また、制御回路10は、スイッチQ 1のオンデューティを、入力交流電源電圧 V_i に等しい波形となるように制御するので、昇圧型の力率改善回路を構成できる。

【0048】

このように第1の実施の形態に係る力率改善回路によれば、スイッチQ 1に直列にZCSリアクトルL 2を接続したので、スイッチQ 1をオンした時にダイオードリカバリーによるスパイク電流が流れなくなる。このため、ノイズが低減され、ノイズフィルタも小型化されるので、スイッチング電源の小型、高効率化を図ることができる。

【0049】

また、スイッチQ 1をオン時にZCSを行わせることにより、スイッチング損失及びスイッチングノイズを低減できるので、高効率、低ノイズ化を図ることができる。

【0050】

(第2の実施の形態)

図6は第2の実施の形態に係る力率改善回路を示す回路構成図である。図6に示す第2の実施の形態に係る力率改善回路は、図1に示す第1の実施の形態に係る力率改善回路に対して、ZCSリアクトルL 2を昇圧リアクトルL 1とダイオード $D 1$ との間に設けたことを特徴とする。ZCSリアクトルL 2は、昇圧リアクトルL 1の昇圧巻線5 aと巻き上げ巻線5 b間のリーケージインダクタで構成することもできる。

【0051】

なお、図6に示すその他の構成は図1に示すものと同一構成であり、同一部分には同一符号を付し、その詳細な説明は省略する。

【0052】

図1に示す力率改善回路は、図6に示す力率改善回路と等価であり、図6に示す力率改善回路の動作と同様に動作するが、その動作を簡単に説明する。

【0053】

まず、時刻 t_2 において、スイッチ Q_1 をオンさせると、交流電源電圧 V_i を整流した電圧により、 $V_{ac1} \rightarrow B1 \rightarrow 5a \rightarrow Q1 \rightarrow R \rightarrow B1 \rightarrow V_{ac1}$ で電流 $Q1i$ が流れる。スイッチ Q_1 の電流 $Q1i$ はゼロから始まるので、スイッチ Q_1 はZCS動作となる。

【0054】

そして、ダイオード D_1 に流れる電流 $D1i$ は減少してゼロとなり、ダイオード D_1 はオフ状態となる。リカバリー時間の間には、ダイオード D_1 のリカバリによるスパイク電流がスイッチ Q_1 に流れるが、このスパイク電流はZCSリアクトル L_2 のインピーダンスにより制限される。

【0055】

次に、時刻 t_{31} において、スイッチ Q_1 をオフさせると、スイッチ Q_1 をオンした時に昇圧リアクトル L_1 に蓄えられたエネルギーにより昇圧リアクトル L_1 に流れる電流は、急激にはZCSリアクトル L_2 には流れない。即ち、昇圧リアクトル L_1 に流れる電流とZCSリアクトル L_2 に流れる電流との差の電流が、ダイオード D_2 を介して平滑コンデンサ C_1 に電流 $D2i$ として流れて負荷 R_L に電力が供給される。電流 $D2i$ は、時刻 t_{31} から時刻 t_{32} において、直線的に減少する。

【0056】

また、ZCSリアクトル L_2 に蓄えられたエネルギーによりZCSリアクトル L_2 に流れる電流は、ダイオード D_1 を介して平滑コンデンサ C_1 に電流 $D1i$ として流れて負荷 R_L に電力が供給される。電流 $D1i$ は、時刻 t_{31} から時刻 t_{32} において、直線的に増加する。

【0057】

そして、ZCSリアクトルL2に流れる電流が昇圧リアクトルL1に流れる電流と等しくなったとき（時刻 t_{32} ）、ダイオードD2に流れる電流 $D2i$ はゼロとなる。

【0058】

次に、時刻 t_4 （時刻 t_2 も同じ）において、スイッチQ1をオンさせると、ZCSリアクトルL2の電流は直線的に減少し、ゼロとなった時にダイオードD1はオフとなる。図4に示すように、ZCSリアクトルL2に流れる電流（電流 $D1i$ と同じ）が減少するに従って、スイッチQ1に流れる電流 $Q1i$ は増加し、昇圧リアクトルL1に流れる電流と等しくなったときに、ZCSリアクトルL2の電流がゼロとなる。従って、図4と同様にZCS動作となる。

【0059】

このように第2の実施の形態に係る力率改善回路によれば、第1の実施の形態に係る力率改善回路の効果と同様な効果が得られるとともに、昇圧リアクトルL1に直列に接続されたZCSリアクトルL2が昇圧リアクトルL1の昇圧巻線5aと巻き上げ巻線5b間のリーケージインダクタとすることもできるので、昇圧リアクトルL1及びZCSリアクトルL2が一体化して、リアクトルを製作しやすいという利点がある。

【0060】

（第3の実施の形態）

図7は第3の実施の形態に係る力率改善回路を示す回路構成図である。図7に示す第3の実施の形態に係る力率改善回路は、図6に示す第2の実施の形態に係る力率改善回路に対して、スイッチQ1をオン時にZCSを行わせ、同時にスナバコンデンサC2の電荷を回収させ、スイッチQ1をオフした時にZVS（ゼロ電圧スイッチ）を行わせることにより、整流ダイオードのリカバリーによる損失を低減させ、電流の変化を緩やかにすることにより、高効率、低ノイズのスイッチング動作を行わせるものである。即ち、スイッチQ1をオフした時にダイオードD5を介してスナバコンデンサC2を充電することにより、スイッチQ1の電圧の立ち上がりを緩やかにしスイッチQ1のオフ時の損失を軽減するとともにノ

イズの発生も軽減する。

【0061】

図7に示す力率改善回路において、スイッチQ1には並列に、ダイオードD3とスナバコンデンサC2とからなる第3直列回路が接続されている。また、スイッチQ1には並列に、ダイオードD6が接続されている。このダイオードD6及びスナバコンデンサC2はスイッチQ1の寄生ダイオード及び寄生容量であってもよい。

【0062】

ダイオードD3とスナバコンデンサC2との接続点とダイオードD1のアノードとの間には、ダイオードD4と昇圧リアクトルL1に巻回された回生巻線5c（巻数 n_3 ）と減流リアクトルL3と回生コンデンサC3とからなる第4直列回路が接続されている。回生コンデンサC3と減流リアクトルL3との接続点とダイオードD1のカソードと平滑コンデンサC1との接続点との間には、ダイオードD5が接続されている。

【0063】

ZCSリアクトルL2は、昇圧リアクトルL1の昇圧巻線5aと巻き上げ巻線5b間のリーケージインダクタからなる。減流リアクトルL3は、昇圧リアクトルL1の昇圧巻線5aと回線巻線5c間のリーケージインダクタからなる。

【0064】

なお、図7に示すその他の構成は、図1に示す構成と同一構成であり、同一部分には同一符号を付し、その詳細な説明は省略する。

【0065】

図8は第3の実施の形態に係る力率改善回路に設けられた昇圧リアクトルの構造図である。図8に示す昇圧リアクトルL1は、口の字型のコア（鉄心）20を有し、コア20のA脚20aには、ギャップ21が1箇所形成され且つ昇圧巻線5aが巻回されている。コア20のB脚20bには、巻き上げ巻線5bと回生巻線5cとが巻回されている。昇圧巻線5aに対して、巻き上げ巻線5bと回生巻線5cとは、疎結合となるようにコア20に巻回されている。

【0066】

このため、昇圧リアクトル L 1 の昇圧巻線 5 a と巻き上げ巻線 5 b 間のリーケージインダクタが大きくなるので、このリーケージインダクタを Z C S リアクトル L 2 に使用することができる。また、昇圧リアクトル L 1 の昇圧巻線 5 a と回線巻線 5 c 間のリーケージインダクタが大きくなるので、このリーケージインダクタを減流リアクトル L 3 に使用することができる。

【 0 0 6 7 】

また、大きなインダクタンスが必要な場合には、昇圧リアクトル L 1 の巻き上げ巻線 5 b と、昇圧巻線 5 a 及び回生巻線 5 c との間にパスコア 2 0 c (図 8 に示す点線部分) 等の磁束バイパスルートを形成しても良い。即ち、磁束バイパスルートを巻き上げ巻線 5 b のみに形成すべく、パスコア 2 0 c を巻き上げ巻線 5 b の近くに配置している。このようにすれば、磁束をパスコア 2 0 c にバイパスさせることにより、巻き上げ巻線 5 b を貫く磁束を減少させることができるので、さらに大きなリーケージインダクタを得ることができる。

【 0 0 6 8 】

次にこのように構成された第 3 の実施の形態に係る力率改善回路の動作を図 9 乃至図 1 1 に示すタイミングチャートを参照しながら説明する。図 9 は第 3 の実施の形態に係る力率改善回路の各部における信号のタイミングチャートである。図 1 0 は第 3 の実施の形態に係る力率改善回路のスイッチ Q 1 のターンオン時の各部における信号のタイミングチャートである。図 1 1 は第 3 の実施の形態に係る力率改善回路のスイッチ Q 1 のターンオフ時の各部における信号のタイミングチャートである。

【 0 0 6 9 】

なお、図 9 乃至図 1 1 では、スイッチ Q 1 の両端間の電圧 $Q 1 v$ 、スイッチ Q 1 に流れる電流 $Q 1 i$ 、ダイオード D 1 に流れる電流 $D 1 i$ 、ダイオード D 2 に流れる電流 $D 2 i$ 、ダイオード D 3 に流れる電流 $D 3 i$ 、ダイオード D 4 に流れる電流 $D 4 i$ 、ダイオード D 5 に流れる電流 $D 5 i$ 、スナバコンデンサ C 2 の両端電圧 $V c 2$ を示している。Q 1 制御信号 $Q 1 g$ はスイッチ Q 1 のゲートに印加される信号を示している。

【 0 0 7 0 】

まず、時刻 t_2 (t_{21}) において、スイッチ Q_1 をオンさせると、交流電源電圧 V_i を整流した電圧により、 $V_{ac1} \rightarrow B_1 \rightarrow 5a \rightarrow Q_1 \rightarrow R \rightarrow B_1 \rightarrow V_{ac1}$ で電流 Q_{1i} が流れる。スイッチ Q_1 の電流 Q_{1i} はゼロから始まるので、スイッチ Q_1 は ZCS 動作となる。

【0071】

このとき、同時にスナバコンデンサ C_2 の電荷が $C_2 \rightarrow D_4 \rightarrow 5c \rightarrow L_3 \rightarrow C_3 \rightarrow L_2 \rightarrow 5b \rightarrow Q_1 \rightarrow C_2$ で放出されて、電流 D_{4i} が流れる。このため、昇圧リアクトル L_1 の回生巻線 $5c$ 及び巻き上げ巻線 $5b$ を介して昇圧リアクトル L_1 と回生コンデンサ C_3 とにエネルギーが蓄えられる。即ち、スナバコンデンサ C_2 の電荷が昇圧リアクトル L_1 と回生コンデンサ C_3 とに回収される。

【0072】

回生コンデンサ C_3 の容量は、昇圧リアクトル L_1 の回生巻線 $5c$ の電圧がスナバコンデンサ C_2 の電圧に加わるため、ほぼ同一の容量でスナバコンデンサ C_2 の両端電圧 V_{c2} をゼロまで放電することができる。このため、両端電圧 V_{c2} は、減少していき時刻 t_{23} でゼロになる。

【0073】

次に、時刻 t_3 (t_{31}) において、スイッチ Q_1 をオフさせると、昇圧リアクトル L_1 のエネルギーにより、時刻 t_{32} において、電流 D_{2i} がダイオード D_2 を介して平滑コンデンサ C_1 に流れて負荷 R_L に電力が供給される。また、昇圧リアクトル L_1 のエネルギーにより、時刻 t_{33} において、電流 D_{1i} がダイオード D_1 を介して平滑コンデンサ C_1 に流れて負荷 R_L に電力が供給される。

【0074】

また、時刻 t_{31} から時刻 t_{33} において、回生コンデンサ C_3 のエネルギーにより、 $5a \rightarrow 5b \rightarrow L_2 \rightarrow C_3 \rightarrow D_5 \rightarrow C_1 \rightarrow R \rightarrow B_1 \rightarrow V_{ac1} \rightarrow B_1 \rightarrow 5a$ で電流 D_{5i} が流れて負荷 R_L に電力が供給される。

【0075】

また、時刻 t_{31} から時刻 t_{32} において、昇圧リアクトル L_1 のエネルギーにより、ダイオード D_3 を介してスナバコンデンサ C_2 が充電されるため、スナ

バコンデンサ C_2 の電圧 V_{c2} がゼロから上昇する。このため、スイッチ Q_1 の電圧 $Q_1 v$ もゼロから緩やかに立ち上がるため、スイッチ Q_1 がオフした時に ZVS 動作となる。従って、スイッチ Q_1 のオフ時の損失を軽減するとともにノイズの発生も軽減できる。図 11 では、スイッチ Q_1 がオフした時に ZVS 動作が達成されていることがわかる。

【0076】

このように第 3 の実施の形態に係る力率改善回路によれば、スイッチ Q_1 をオン時に ZCS を行わせ、同時にスナバコンデンサ C_2 の電荷を回収させ、スイッチ Q_1 をオフした時に ZVS を行わせることにより、整流ダイオードのリカバリーによる損失を低減させ、電流の変化を緩やかにすることにより、高効率、低ノイズのスイッチング動作を行わせることができる。

【0077】

また、スイッチ Q_1 をオンした時に、 ZCS リアクトル L_2 及び減流リアクトル L_3 により、電流を制限することができるため、ピークの小さい電流となる。即ち、スパイク電圧 RC が減少し、ダイオードの損失を軽減できる。また、減流リアクトル L_3 を ZCS リアクトル L_2 より大きくすることにより、スイッチ Q_1 をオンした時のダイオード D_1 の逆バイアス電圧（スパイク電圧 RC ）をさらに減少させることができる。

【0078】

なお、図 7 に示す第 3 の実施の形態では、第 2 の実施の形態の構成に、さらに回生巻線 $5c$ 、減流リアクトル L_3 、回生コンデンサ C_3 、ダイオード $D_3 \sim D_6$ 、スナバコンデンサ C_2 の新たな構成を追加したが、第 3 の実施の形態の変形例として、第 1 の実施の形態の構成に、さらに回生巻線 $5c$ 、減流リアクトル L_3 、回生コンデンサ C_3 、ダイオード $D_3 \sim D_6$ 、スナバコンデンサ C_2 の新たな構成を追加しても同様な効果が得られる。

【0079】

（第 4 の実施の形態）

図 12 は第 4 の実施の形態に係る力率改善回路を示す回路構成図である。図 12 に示す第 4 の実施の形態に係る力率改善回路は、図 7 に示す第 3 の実施の形態

に係る力率改善回路の回生巻線 5 c、減流リアクトル L 3 に代えて、コンデンサ C 4 を用いた点が異なる。即ち、ダイオード D 3 とスナバコンデンサ C 2 との接続点とダイオード D 1 のアノードとの間には、ダイオード D 4 とコンデンサ C 4 と回生コンデンサ C 3 とからなる第 4 直列回路が接続されている。

【0080】

なお、図 12 に示すその他の構成は、図 7 に示す構成と同一構成であり、同一部分には同一符号を付し、その詳細な説明は省略する。

【0081】

このように構成された第 4 の実施の形態に係る力率改善回路の動作は、第 3 の実施の形態に係る力率改善回路の動作で説明した図 9 乃至図 11 に示すタイミングチャートと同様なタイミングチャートで動作する。従って、第 3 の実施の形態に係る力率改善回路の効果と同様な効果が得られる。

【0082】

但し、コンデンサ C 2 の放電電流の減流は ZCS リアクトル L 2 のみで行なわれるため、スイッチ Q 1 がオン時にピーク電流が大きくなる。

【0083】

なお、図 12 に示す第 4 の実施の形態では、第 2 の実施の形態の構成に、さらにコンデンサ C 4、回生コンデンサ C 3、ダイオード D 3～D 6、スナバコンデンサ C 2 の新たな構成を追加したが、第 4 の実施の形態の変形例として、第 1 の実施の形態の構成に、さらにコンデンサ C 4、回生コンデンサ C 3、ダイオード D 3～D 6、スナバコンデンサ C 2 の新たな構成を追加しても同様な効果が得られる。

【0084】

(第 5 の実施の形態)

第 5 の実施の形態に係る力率改善回路は、第 2 の実施の形態に係る力率改善回路に対して制御回路 10 a の構成のみが異なり、交流電源電圧値に応じて主スイッチのスイッチング周波数を変化させ、交流電源電圧の低い部分でのスイッチング周波数を低下又はスイッチング動作を停止させ、交流電源電圧の低い部分の電力損失を低減して、小型、高効率、低ノイズ化したことを特徴とする。

【0085】

(第1実施例)

第1実施例では、交流電源電圧が下限設定電圧以下の場合に主スイッチのスイッチング周波数を下限周波数（例えば20KHz）に設定し、交流電源電圧が上限設定電圧以上の場合に主スイッチのスイッチング周波数を上限周波数（例えば100KHz）に設定し、交流電源電圧が下限設定電圧から上限設定電圧までの範囲の場合に主スイッチのスイッチング周波数を下限周波数から上限周波数まで徐々に変化させることを特徴とする。

【0086】

図13は第5の実施の形態に係る力率改善回路の第1実施例を示す回路構成図である。図14は第5の実施の形態に係る力率改善回路の第1実施例の交流電源電圧波形とスイッチング周波数のタイミングチャートである。図14は、交流電源電圧 V_i がゼロから最大値まで変化した場合に、スイッチQ1のスイッチング周波数 f がゼロから例えば100KHzまで変化することを示している。

【0087】

図15では、図14に示すタイミングチャートのA部（交流電源電圧 V_i が最大値付近）における100KHzのスイッチング波形を示している。図15に示すタイミングチャートは、スイッチング周波数 f が100KHzであり、図3に示すタイミングチャートと同じである。図16では、図14に示すタイミングチャートのB部（交流電源電圧 V_i が低い部分）における20KHzのスイッチング波形を示している。

【0088】

なお、図13に示すその他の構成は、図6に示す構成と同一構成であるので、同一部分には同一符号を付し、その詳細な説明は省略する。

【0089】

制御回路10aは、誤差増幅器111、乗算器112、誤差増幅器113、電圧制御発振器（VCO）115、PWMコンパレータ116を有して構成される。なお、誤差増幅器111、乗算器112、誤差増幅器113及びPWMコンパレータ116は、図6に示すものと同じであるので、それらの説明は省略する。

【0090】

VCO115（本発明の周波数制御手段に対応）は、全波整流回路B1からの全波整流電圧の電圧値に応じてスイッチQ1のスイッチング周波数fを変化させた三角波信号（本発明の周波数制御信号に対応）を生成するもので、全波整流回路B1からの全波整流電圧が増加するに従ってスイッチQ1のスイッチング周波数fが増加する電圧周波数変換特性を有している。

【0091】

図17は第5の実施の形態に係る力率改善回路の第1実施例に設けられたVCOの詳細な回路構成図である。VCO115において、全波整流回路B1の正極側出力端P1に抵抗R1が接続され、抵抗R1に直列に抵抗R2が接続されている。抵抗R1と抵抗R2との接続点にはツェナーダイオードZDのカソードが接続され、ツェナーダイオードZDのアノードは制御電源EBの正極及びヒステリシスコンパレータ115aの電源端子bに接続されている。抵抗R1と抵抗R2との接続点はヒステリシスコンパレータ115aの入力端子aに接続され、ヒステリシスコンパレータ115aの接地端子cは制御電源EBの負極と抵抗R2の他端に接続されている。ヒステリシスコンパレータ115aの出力端子dはPWMコンパレータ116の一端に接続されている。ヒステリシスコンパレータ115aは、図19に示すように、入力端子aに印加される電圧Eaが増加するに従ってスイッチQ1のスイッチング周波数fが増加する電圧周波数変換特性CVを有した三角波信号を発生する。

【0092】

図17に示すVCO115では、図15に示す交流電源電圧Viが最大値付近（A部）に達したとき、ツェナーダイオードZDが降伏するので、入力端子aに印加される電圧Eaは、ツェナーダイオードZDの降伏電圧VZと制御電源電圧EBとの合計電圧（ $V_Z + E_B$ ）、即ち上限設定電圧に設定される。また、交流電源電圧Viが低い部分（B部）に達したとき、制御電源EBからツェナーダイオードZDを介して抵抗R2に電流が流れるので、入力端子aに印加される電圧Eaは、制御電源電圧EB、即ち下限設定電圧に設定される。さらに、交流電源電圧Viが最大値付近と低い部分までの範囲の場合には、入力端子aに印加され

る電圧 E_a は、合計電圧 ($V_Z + E_B$) と制御電源電圧 E_B との範囲で徐々に変化する。

【0093】

このため、図19に示すように、交流電源電圧 V_i が下限設定電圧 E_B 以下の場合にスイッチ Q_1 のスイッチング周波数 f を下限周波数 f_{12} (例えば20 KHz) に設定し、交流電源電圧 V_i が上限設定電圧 ($V_Z + E_B$) 以上の場合にスイッチ Q_1 のスイッチング周波数 f を上限周波数 f_{11} (例えば100 KHz) に設定し、交流電源電圧 V_i が下限設定電圧 E_B から上限設定電圧 ($V_Z + E_B$) までの範囲の場合にスイッチ Q_1 のスイッチング周波数 f を下限周波数 f_{12} から上限周波数 f_{11} まで徐々に変化させるようになっている。

【0094】

PWMコンパレータ116 (本発明のパルス幅制御手段に対応) は、VCO115からの三角波信号が一端子に入力され、誤差増幅器113からのフィードバック信号 F_B が+端子に入力され、図20に示すように、フィードバック信号 F_B の値が三角波信号の値以上のときにオンで、フィードバック信号 F_B の値が三角波信号の値未満のときにオフとなるパルス信号を生成し、該パルス信号をスイッチ Q_1 に印加して平滑コンデンサ C_1 の出力電圧を所定電圧に制御する。

【0095】

また、PWMコンパレータ116は、平滑コンデンサ C_1 の出力電圧が基準電圧 E_1 に達して、フィードバック信号 F_B が低下すると、フィードバック信号 F_B の値が三角波信号の値以上となるパルスオン幅を短くすることによって、出力電圧を所定電圧に制御する。即ち、パルス幅を制御している。

【0096】

なお、VCO115からの三角波信号の電圧の最大値、最小値は、周波数により変化しない。このため、誤差増幅器113のフィードバック信号 F_B により、周波数に関係なく、パルス信号のオン/オフのデューティ比が決定されるようになっている。また、スイッチング周波数 f が変わることで、パルス信号のオン幅が変わっても、パルス信号のオン/オフのデューティ比は変わらない。

【0097】

次に、このように構成された第 5 の実施の形態に係る力率改善回路の第 1 実施例の動作を図 1 4 乃至図 2 0 を参照しながら説明する。ここでは、制御回路 1 0 a の動作についてのみ説明する。

【0 0 9 8】

まず、誤差増幅器 1 1 1 は、平滑コンデンサ C 1 の電圧と基準電圧 E 1 との誤差を増幅して、誤差電圧信号を生成して乗算器 1 1 2 に出力する。乗算器 1 1 2 は、誤差増幅器 1 1 1 からの誤差電圧信号と全波整流回路 B 1 の正極側出力端 P 1 からの全波整流電圧とを乗算して乗算出力電圧を誤差増幅器 1 1 3 の + 端子に出力する。

【0 0 9 9】

次に、誤差増幅器 1 1 3 は、電流検出抵抗 R (本発明の電流検出手段に対応) による電圧と乗算出力電圧との誤差を増幅して、誤差電圧信号を生成してこの誤差電圧信号をフィードバック信号 F B として PWM コンパレータ 1 1 6 に出力する。

【0 1 0 0】

一方、V C O 1 1 5 は、全波整流回路 B 1 からの全波整流電圧の電圧値に応じてスイッチ Q 1 のスイッチング周波数 f が変化した三角波信号を生成する。

【0 1 0 1】

ここで、図 1 8 のタイミングチャートを用いて説明すると、交流電源電圧 V_i が最大値付近 (例えば時刻 $t_2 \sim t_3$ 、時刻 $t_6 \sim t_7$) に達したときには、図 1 7 に示すツェナーダイオード Z D が降伏するので、入力端子 a に印加される電圧 E_a は、ツェナーダイオード Z D の降伏電圧 V_Z と制御電源電圧 E_B との合計電圧 ($V_Z + E_B$)、即ち上限設定電圧に設定される。このため、交流電源電圧 V_i が上限設定電圧 ($V_Z + E_B$) 以上の場合には、V C O 1 1 5 により、スイッチ Q 1 のスイッチング周波数 f は、上限周波数 f_{11} (例えば 1 0 0 K H z) に設定される。

【0 1 0 2】

次に、交流電源電圧 V_i が低い部分 (例えば時刻 $t_0 \sim t_1$ 、時刻 $t_4 \sim t_5$) に達したときには、図 1 7 に示す制御電源 E_B からツェナーダイオード Z D を

介して抵抗 R_2 に電流が流れるので、入力端子 a に印加される電圧 E_a は、制御電源電圧 E_B 、即ち下限設定電圧に設定される。このため、交流電源電圧 V_i が下限設定電圧 E_B 以下の場合には、 V_{CO115} により、スイッチ Q_1 のスイッチング周波数 f は、下限周波数 f_{12} （例えば 20 KHz ）に設定される。

【0103】

さらに、交流電源電圧 V_i が最大値付近と低い部分までの範囲（例えば時刻 $t_1 \sim t_2$ 、時刻 $t_3 \sim t_4$ 、時刻 $t_5 \sim t_6$ ）の場合には、入力端子 a に印加される電圧 E_a は、合計電圧（ $V_Z + E_B$ ）と制御電源電圧 E_B との範囲で徐々に変化する。このため、交流電源電圧 V_i が下限設定電圧 E_B から上限設定電圧（ $V_Z + E_B$ ）までの範囲の場合には、スイッチ Q_1 のスイッチング周波数 f は下限周波数 f_{12} から上限周波数 f_{11} まで徐々に変化する。

【0104】

次に、交流電源電圧 V_i が最大値付近（例えば時刻 $t_2 \sim t_3$ 、時刻 $t_6 \sim t_7$ ）の場合には、PWMコンパレータ 116 は、図 20 に示すように、フィードバック信号 F_B の値が上限周波数 f_{11} を持つ三角波信号の値以上のときにオンで、フィードバック信号 F_B の値が上限周波数 f_{11} を持つ三角波信号の値未満のときにオフとなる上限周波数 f_{11} を持つパルス信号を生成し、該パルス信号をスイッチ Q_1 に印加する。

【0105】

一方、交流電源電圧 V_i が低い部分（例えば時刻 $t_0 \sim t_1$ 、時刻 $t_4 \sim t_5$ ）の場合には、PWMコンパレータ 116 は、図 20 に示すように、フィードバック信号 F_B の値が下限周波数 f_{12} を持つ三角波信号の値以上のときにオンで、フィードバック信号 F_B の値が下限周波数 f_{12} を持つ三角波信号の値未満のときにオフとなる下限周波数 f_{12} を持つパルス信号を生成し、該パルス信号をスイッチ Q_1 に印加する。

【0106】

また、交流電源電圧 V_i が最大値付近と低い部分までの範囲（例えば時刻 $t_1 \sim t_2$ 、時刻 $t_3 \sim t_4$ 、時刻 $t_5 \sim t_6$ ）の場合には、PWMコンパレータ 116 は、下限周波数 f_{12} から上限周波数 f_{11} までの範囲で徐々に変化する周

波数を持つパルス信号を生成し、該パルス信号をスイッチQ1に印加する。

【0107】

このように、第1実施例によれば、第2の実施の形態に係る力率改善回路の効果を得られるとともに、交流電源電圧 V_i に応じてスイッチQ1のスイッチング周波数 f を変化させ、交流電源電圧 V_i の低い部分でのスイッチング周波数 f を低下させることで、図16に示すように、スイッチQ1のオン時間も長くなり、電流も増加し負荷 R_L に電力を供給できる。また、スイッチング回数が減少するため、スイッチング損失も低減できる。

【0108】

特に、スイッチQ1のスイッチング周波数 f として例えば100kHzを上限周波数とし、人間の聞こえない周波数、例えば20kHzを下限周波数とし、他の部分を交流電源電圧 V_i にスイッチング周波数 f を比例させたので、スイッチング損失を低減でき、また、可聴周波数以下となり、不快な騒音を発生することもない。

【0109】

また、磁束は電流に比例するため、交流電源電圧 V_i の最大値の時（電流も最大）に最大周波数とし、他の部分は交流電源電圧 V_i に比例させて周波数を変化させても、昇圧リアクトル L_1 の磁束は最大値を上回ることなく、昇圧リアクトル L_1 は大型化せず、スイッチング損失を低減できる。

【0110】

また、スイッチQ1のスイッチング周波数 f が下限周波数から上限周波数までの範囲に互るので、発生するノイズも周波数に対して分散するから、ノイズを低減できる。このため、小型、高効率、低ノイズ化できる力率改善回路を提供できる。

【0111】

(第2実施例)

図21は第5の実施の形態に係る力率改善回路の第2実施例の交流電源電圧波形とVCOにより変化するスイッチング周波数のタイミングチャートである。

【0112】

図18に示す第1実施例では、交流電源電圧 V_i が低い部分に達したときに、 $VCO115$ により、スイッチ $Q1$ のスイッチング周波数 f を下限周波数 f_{12} （例えば20KHz）に設定したが、図21に示す第2実施例では、交流電源電圧 V_i が低い部分の場合で、下限周波数 f_{12} 未満では、 $VCO115$ により、主スイッチ $Q1$ の動作を停止させたことを特徴とする。この停止部分では、入力電流も少ないため、交流電源電流波形の歪みも最低限に抑えられる。

【0113】

（第3実施例）

第3実施例では、交流電源電圧が設定電圧以下の場合に主スイッチのスイッチング周波数を下限周波数（例えば20KHz）に設定し、交流電源電圧が設定電圧を超えた場合に主スイッチのスイッチング周波数を上限周波数（例えば100KHz）に設定したことを特徴とする。

【0114】

図22は第5の実施の形態に係る力率改善回路の第3実施例の VCO の詳細な回路構成図である。図22に示す $VCO115A$ において、全波整流回路 $B1$ の正極側出力端 $P1$ に抵抗 $R1$ が接続され、抵抗 $R1$ に直列に抵抗 $R2$ が接続されている。コンパレータ $115b$ は、抵抗 $R1$ と抵抗 $R2$ との接続点の電圧を+端子に入力し、基準電圧 E_{r1} を一端子に入力し、抵抗 $R1$ と抵抗 $R2$ との接続点の電圧が基準電圧 E_{r1} よりも大きいときHレベルをトランジスタ $TR1$ のベースに出力する。この場合、基準電圧 E_{r1} を前記設定電圧に設定する。

【0115】

トランジスタ $TR1$ のエミッタは接地され、トランジスタ $TR1$ のコレクタは、抵抗 $R3$ を介してトランジスタ $TR2$ のベースと抵抗 $R4$ の一端と抵抗 $R5$ の一端とに接続されている。抵抗 $R4$ の他端は電源 V_B に接続され、抵抗 $R5$ の他端は接地されている。トランジスタ $TR2$ のエミッタは抵抗 $R6$ を介して電源 V_B に接続され、トランジスタ $TR2$ のコレクタはコンデンサ C を介して接地されている。

【0116】

コンパレータ $115c$ にヒステリシスを持たせるために、+端子と出力端子と

の間には、抵抗 R_9 を接続し、+端子は、抵抗 R_8 を介して接地されるとともに、抵抗 R_{10} を介して電源 V_B に接続されている。

【0117】

コンパレータ115cは、コンデンサCの電圧を一端子に入力している。また、コンデンサCの放電に、出力端子からダイオードD及び抵抗 R_7 の直列回路が一端子に接続されている。図23に示すように、交流電源電圧 V_i が設定電圧以下の場合にスイッチQ1のスイッチング周波数 f を下限周波数 f_{12} に設定した三角波信号を生成し、交流電源電圧 V_i が設定電圧を超えた場合にスイッチQ1のスイッチング周波数 f を上限周波数 f_{11} に設定した三角波信号を生成する。

【0118】

次に、このように構成された第5の実施の形態に係る力率改善回路の第3実施例の動作を図22及び図23を参照しながら説明する。ここでは、VCO115Aの動作についてのみ説明する。

【0119】

まず、VCO115Aは、全波整流回路B1からの全波整流電圧の電圧値に応じてスイッチQ1のスイッチング周波数 f が変化した三角波信号を生成する。

【0120】

ここで、図23のタイミングチャートを用いて説明すると、交流電源電圧 V_i が設定電圧を超えた場合（例えば時刻 $t_2 \sim t_3$ 、時刻 $t_5 \sim t_6$ ）、コンパレータ115bからのHレベルによりトランジスタTR1がオンする。このため、電源 V_B から抵抗 R_4 及びトランジスタTR2のベースを介して抵抗 R_3 に電流が流れるため、トランジスタTR2のコレクタ電流が増大する。すると、トランジスタTR2のコレクタに流れる電流によりコンデンサCが短時間で充電される。即ち、コンデンサCの電圧 E_c が上昇して、この電圧 E_c がコンパレータ115cに入力されるため、コンパレータ115cは、スイッチQ1のスイッチング周波数 f を上限周波数 f_{11} （例えば100KHz）に設定した三角波信号を生成する。

【0121】

一方、交流電源電圧 V_i が設定電圧以下の場合（例えば時刻 $t_0 \sim t_2$ 、時刻

$t_3 \sim t_5$)、コンパレータ 115b から H レベルは出力されないため、トランジスタ TR1 はオフとなる。このため、トランジスタ TR2 のコレクタ電流が減少するため、コンデンサ C の充電時間は長くなる。即ち、コンデンサ C の電圧 E_c はゆるやかに上昇して、この電圧 E_c がコンパレータ 115c に入力されるため、コンパレータ 115c は、スイッチ Q1 のスイッチング周波数 f を下限周波数 f_{12} (例えば 20 KHz) に設定した三角波信号を生成する。

【0122】

次に、交流電源電圧 V_i が設定電圧を超えた場合 (例えば時刻 $t_2 \sim t_3$ 、時刻 $t_5 \sim t_6$)、PWM コンパレータ 116 は、フィードバック信号 FB の値が上限周波数 f_{11} を持つ三角波信号の値以上のときにオンで、フィードバック信号 FB の値が上限周波数 f_{11} を持つ三角波信号の値未満のときにオフとなる上限周波数 f_{11} を持つパルス信号を生成し、パルス信号をスイッチ Q1 に印加する。

【0123】

一方、交流電源電圧 V_i が設定電圧以下の場合 (例えば時刻 $t_0 \sim t_2$ 、時刻 $t_3 \sim t_5$)、PWM コンパレータ 116 は、フィードバック信号 FB の値が下限周波数 f_{12} を持つ三角波信号の値以上のときにオンで、フィードバック信号 FB の値が下限周波数 f_{12} を持つ三角波信号の値未満のときにオフとなる下限周波数 f_{12} を持つパルス信号を生成し、パルス信号をスイッチ Q1 に印加する。

【0124】

このように第 3 実施例によれば、交流電源電圧が設定電圧以下の場合にスイッチ Q1 のスイッチング周波数を下限周波数に設定し、交流電源電圧が設定電圧を超えた場合にスイッチ Q1 のスイッチング周波数を上限周波数に設定しても、第 1 実施例の効果とほぼ同等な効果が得られる。

【0125】

なお、第 5 の実施の形態では、第 2 の実施の形態の制御回路 10 を制御回路 10a に変更した力率改善回路であるが、本発明は、第 5 の実施の形態の第 1 変形例として、第 1 の実施の形態の制御回路 10 を制御回路 10a に変更した力率改

善回路にも適用できる。また、本発明は、第5の実施の形態の第2変形例として、第3の実施の形態の制御回路10を制御回路10aに変更した力率改善回路にも適用できる。

【0126】

(第6の実施の形態)

次に第6の実施の形態に係る力率改善回路を説明する。第1乃至第5の実施の形態に係る力率改善回路では、主スイッチとして、ノーマリオフタイプのMOSFET等を用いた。このノーマリオフタイプのスイッチは、電源がオフ時にオフ状態となるスイッチである。

【0127】

一方、SIT (static induction transistor、静電誘導トランジスタ) 等のノーマリオンタイプのスイッチは、電源がオフ時にオン状態となるスイッチである。このノーマリオンタイプのスイッチは、スイッチングスピードが速く、オン抵抗も低くスイッチング電源等の電力変換装置に使用した場合、理想的な素子であり、スイッチング損失を減少させ高効率が可能である。

【0128】

しかし、ノーマリオンタイプのスイッチング素子にあっては、電源をオンすると、スイッチがオン状態であるため、スイッチが短絡する。このため、ノーマリオンタイプのスイッチを起動できず、特殊な用途以外には使用できない。

【0129】

そこで、第6の実施の形態に係る力率改善回路は、第2の実施の形態に係る力率改善回路の構成を有すると共に、スイッチQ1にノーマリオンタイプのスイッチを使用するために、交流電源オン時に、コンデンサの突入電流を軽減する目的で挿入されている突入電流制限抵抗の電圧降下による電圧を、ノーマリオンタイプのスイッチの逆バイアス電圧に使用し、電源オン時の問題をなくす構成を追加したことを特徴とする。

【0130】

図24は第6の実施の形態に係る力率改善回路を示す回路構成図である。図24に示す力率改善回路は、図6に示す第2の実施の形態に係る力率改善回路の構

成を有すると共に、交流電源 V_{ac1} から入力される交流電源電圧を全波整流回路 $B1$ で整流して、得られた電圧を別の直流電圧に変換して出力するもので、全波整流回路 $B1$ の負極側出力端 $P2$ と電流検出抵抗 R との間には、突入電流制限抵抗 $R1$ が接続されている。

【0131】

全波整流回路 $B1$ の正極側出力端 $P1$ には、昇圧リアクトル $L1$ の昇圧巻線 $5a$ を介して SIT 等のノーマリオンタイプのスイッチ $Q1n$ が接続され、スイッチ $Q1n$ は、制御回路 11 の PWM 制御によりオン／オフする。

【0132】

また、突入電流制限抵抗 $R1$ の両端にはスイッチ $S1$ が接続されている。このスイッチ $S1$ は、例えばノーマリオフタイプの $MOSFET$ 、 BJT (バイポーラ接合トランジスタ) 等の半導体スイッチであり、制御回路 11 からの短絡信号によりオン制御される。

【0133】

突入電流制限抵抗 $R1$ の両端には、コンデンサ $C6$ と抵抗 $R2$ とダイオード $D5$ とからなる起動電源部 12 が接続されている。この起動電源部 12 は、突入電流制限抵抗 $R1$ の両端に発生する電圧を取り出し、コンデンサ $C6$ の両端電圧をスイッチ $Q1n$ のゲートへの逆バイアス電圧として使用するために、制御回路 11 に出力する。また、平滑コンデンサ $C1$ に充電された充電電圧を制御回路 11 に供給する。

【0134】

制御回路 11 は、交流電源 V_{ac1} をオンしたときに、コンデンサ $C6$ から供給された電圧により起動し、制御信号として端子 b からスイッチ $Q1n$ のゲートに逆バイアス電圧を出力し、スイッチ $Q1n$ をオフさせる。この制御信号は、例えば、 $-15V$ と $0V$ とのパルス信号からなり、 $-15V$ の電圧によりスイッチ $Q1n$ がオフし、 $0V$ の電圧によりスイッチ $Q1n$ がオンする。

【0135】

制御回路 11 は、平滑コンデンサ $C1$ の充電が完了した後、端子 b から制御信号として $0V$ と $-15V$ とのパルス信号をスイッチ $Q1n$ のゲートに出力し、ス

スイッチ Q_{1n} をスイッチング動作させる。制御回路 11 は、スイッチ Q_{1n} をスイッチング動作させた後、所定時間経過後にスイッチ S1 のゲートに短絡信号を出力し、スイッチ S1 をオンさせる。

【0136】

また、昇圧リアクトル L1 に設けられた補助巻線 5d の一端は、スイッチ Q_{1n} の一端とコンデンサ C7 の一端と制御回路 11 とに接続され、補助巻線 5d の他端は、ダイオード D7 のカソードに接続され、ダイオード D7 のアノードはコンデンサ C7 の他端及び制御回路 11 の端子 c に接続されている。補助巻線 5d とダイオード D7 とコンデンサ C7 とは通常動作電源部 13 を構成し、この通常動作電源部 13 は、補助巻線 5d で発生した電圧をダイオード D7 及びコンデンサ C7 を介して制御回路 11 に供給する。

【0137】

なお、制御回路 11 は、第 2 の実施の形態の制御回路 10 の機能も有している。ここでは、図面の複雑化を避けるために、制御回路 10 を構成している、誤差増幅器 111、乗算器 112、誤差増幅器 113、OSC114、PWMコンパレータ 116 を省略した。

【0138】

次にこのように構成された第 6 の実施の形態に係る力率改善回路の動作を図 24 乃至図 26 を参照しながら説明する。

【0139】

なお、図 26 において、Vac1 は、交流電源 Vac1 の交流電源電圧を示し、入力電流は、交流電源 Vac1 に流れる電流を示し、R1 電圧は、突入電流制限抵抗 R1 に発生する電圧を示し、C1 電圧は、平滑コンデンサ C1 の電圧を示し、C6 電圧は、コンデンサ C6 の電圧を示し、制御信号は、制御回路 11 の端子 b からスイッチ Q_{1n} のゲートへ出力される信号を示す。

【0140】

まず、時刻 t_0 において、交流電源 Vac1 を印加（オン）すると、交流電源 Vac1 の交流電源電圧は全波整流回路 B1 で全波整流される。このとき、ノーマリオンタイプのスイッチ Q_{1n} は、オン状態であり、スイッチ S1 は、オフ状

態である。このため、全波整流回路 B 1 からの電圧は、平滑コンデンサ C 1 を介して突入電流制限抵抗 R 1 に印加される（図 2 5 中の①）。

【 0 1 4 1 】

この突入電流制限抵抗 R 1 に発生した電圧は、ダイオード D 5、抵抗 R 2 を介してコンデンサ C 6 に蓄えられる（図 2 5 中の②）。ここで、コンデンサ C 6 の端子 f 側が例えば零電位となり、コンデンサ C 6 の端子 g 側が例えば負電位となる。このため、コンデンサ C 6 の電圧は、図 2 6 に示すように、負電圧（逆バイアス電圧）となる。このコンデンサ C 6 の負電圧が端子 a を介して制御回路 1 1 に供給される。

【 0 1 4 2 】

そして、コンデンサ C 6 の電圧が、スイッチ Q 1 n のスレッシホールド電圧 T H L になった時点（図 2 6 の時刻 t_1 ）で、制御回路 1 1 は、端子 b から -1.5 V の制御信号をスイッチ Q 1 n のゲートに出力する（図 2 5 中の③）。このため、スイッチ Q 1 n は、オフ状態となる。

【 0 1 4 3 】

すると、全波整流回路 B 1 からの電圧により、平滑コンデンサ C 1 は、充電されて（図 2 5 中の④）、平滑コンデンサ C 1 の電圧が上昇していき、平滑コンデンサ C 1 の充電が完了する。

【 0 1 4 4 】

次に、時刻 t_2 において、制御回路 1 1 は、スイッチング動作を開始させる。始めに、端子 b から 0 V の制御信号をスイッチ Q 1 n のゲートに出力する（図 2 5 中の⑤）。このため、スイッチ Q 1 n は、オン状態となるため、全波整流回路 B 1 の正極側出力端 P 1 から昇圧リアクトル L 1 の昇圧巻線 5 a を介してスイッチ Q 1 n に電流が流れて（図 2 5 中の⑥）、昇圧リアクトル L 1 にエネルギーが蓄えられる。

【 0 1 4 5 】

また、昇圧リアクトル L 1 と電磁結合している補助巻線 5 d にも電圧が発生し、発生した電圧は、ダイオード D 7 及びコンデンサ C 7 を介して制御回路 1 1 に供給される（図 2 5 中の⑦）。このため、制御回路 1 1 が動作を継続することが

できるので、スイッチ Q_{1n} のスイッチング動作を継続して行うことができる。

【0146】

次に、時刻 t_3 において、端子 b から $-15V$ の制御信号をスイッチ Q_{1n} のゲートに出力する。このため、時刻 t_3 にスイッチ Q_{1n} がオフして、電流 D_{2i} がダイオード D_2 を介して平滑コンデンサ C_1 に流れて負荷 R_L に電力が供給される。また、ZCSリアクトル L_2 に蓄えられたエネルギーにより電流 D_{1i} がダイオード D_1 を介して平滑コンデンサ C_1 に流れて負荷 R_L に電力が供給される。

【0147】

また、時刻 t_3 に制御回路 11 から短絡信号をスイッチ S_1 に出力すると、スイッチ S_1 がオンして（図 25 中の⑧）、突入電流制限抵抗 R_1 の両端が短絡される。このため、突入電流制限抵抗 R_1 の損失を減ずることができる。

【0148】

なお、時刻 t_3 は、交流電源 V_{ac1} をオンしたとき（時刻 t_0 ）からの経過時間として設定され、例えば平滑コンデンサ C_1 と突入電流制限抵抗 R_1 との時定数（ $\tau = C_1 \cdot R_1$ ）の約 5 倍以上の時間に設定される。以後、スイッチ Q_{1n} はオン／オフによるスイッチング動作を繰り返す。スイッチ Q_{1n} がスイッチング動作を開始した後は、スイッチ Q_{1n} は、図 1 に示す第 1 の実施の形態に係る力率改善回路のスイッチ Q_1 の動作、即ち、図 3 乃至図 5 に示すタイミングチャートに従った動作と同様に動作する。

【0149】

このように第 6 の実施の形態に係る力率改善回路によれば、第 2 の実施の形態の効果が得られるとともに、制御回路 11 は、交流電源 V_{ac1} がオンされたときに突入電流制限抵抗 R_1 に発生した電圧によりスイッチ Q_{1n} をオフさせ、平滑コンデンサ C_1 が充電された後、スイッチ Q_{1n} をオン／オフさせるスイッチング動作を開始させるので、電源オン時における問題もなくなる。従って、ノーマリオンタイプの半導体スイッチが使用可能となり、損失の少ない、即ち、高効率な力率改善回路を提供することができる。

【0150】

なお、第6の実施の形態は、第2の実施の形態の構成に図24に示すようなノーマリオン回路を追加したが、例えば、本発明は、第1の実施の形態の構成に図23に示すようなノーマリオン回路を追加してもよく、また、第3の実施の形態又は第4の実施の形態又は第5の実施の形態の構成に図24に示すようなノーマリオン回路を追加してもよい。

【0151】

【発明の効果】

以上説明したように、本発明によれば、スイッチがオン時にZCS動作となり、スイッチング損失が低減し、効率が向上する。また、スイッチがオン時にZCS動作となり、スイッチがオフ時にZVS動作となり、さらに、スイッチング損失が低減し、効率が向上する。また、スイッチングノイズも低減し、フィルタを小型化でき、小型、低ノイズ、高効率な昇圧型の力率改善回路を提供することができる。

【図面の簡単な説明】

【図1】

第1の実施の形態に係る力率改善回路を示す回路構成図である。

【図2】

第1の実施の形態に係る力率改善回路の交流電源電圧波形と整流出力電流波形のタイミングチャートである。

【図3】

第1の実施の形態に係る力率改善回路の各部における信号のタイミングチャートである。

【図4】

第1の実施の形態に係る力率改善回路のスイッチQ1のターンオン時の各部における信号のタイミングチャートである。

【図5】

第1の実施の形態に係る力率改善回路のスイッチQ1のターンオフ時の各部における信号のタイミングチャートである。

【図6】

第 2 の実施の形態に係る力率改善回路を示す回路構成図である。

【図 7】

第 3 の実施の形態に係る力率改善回路を示す回路構成図である。

【図 8】

第 3 の実施の形態に係る力率改善回路に設けられた昇圧リアクトルの構造図である。

【図 9】

第 3 の実施の形態に係る力率改善回路の各部における信号のタイミングチャートである。

【図 1 0】

第 3 の実施の形態に係る力率改善回路のスイッチ Q 1 のターンオン時の各部における信号のタイミングチャートである。

【図 1 1】

第 3 の実施の形態に係る力率改善回路のスイッチ Q 1 のターンオフ時の各部における信号のタイミングチャートである。

【図 1 2】

第 4 の実施の形態に係る力率改善回路を示す回路構成図である。

【図 1 3】

第 5 の実施の形態に係る力率改善回路の第 1 実施例を示す回路構成図である。

【図 1 4】

第 5 の実施の形態に係る力率改善回路の第 1 実施例の交流電源電圧波形とスイッチング周波数のタイミングチャートである。

【図 1 5】

図 1 4 に示すタイミングチャートの A 部における 1 0 0 K H z のスイッチング波形を示す図である。

【図 1 6】

図 1 4 に示すタイミングチャートの B 部における 2 0 K H z のスイッチング波形を示す図である。

【図 1 7】

第5の実施の形態に係る力率改善回路の第1実施例に設けられたVCOの詳細な回路構成図である。

【図18】

第5の実施の形態に係る力率改善回路の第1実施例の交流電源電圧波形とヒステリシスコンパレータに入力される電圧とこの電圧により変化するスイッチング周波数のタイミングチャートである。

【図19】

第5の実施の形態に係る力率改善回路の第1実施例のVCOの特性を示す図である。

【図20】

第5の実施の形態に係る力率改善回路の第1実施例のVCOの周波数の変化に応じてPWMコンパレータのパルス周波数が変化した様子を示す図である。

【図21】

第5の実施の形態に係る力率改善回路の第2実施例の交流電源電圧波形とヒステリシスコンパレータに入力される電圧により変化するスイッチング周波数のタイミングチャートである。

【図22】

第5の実施の形態に係る力率改善回路の第3実施例のVCOの詳細な回路構成図である。

【図23】

第5の実施の形態に係る力率改善回路の第3実施例の交流電源電圧波形とコンデンサの電圧とこの電圧により変化するスイッチング周波数のタイミングチャートである。

【図24】

第6の実施の形態に係る力率改善回路を示す回路構成図である。

【図25】

第6の実施の形態に係る力率改善回路の動作を説明するための図である。

【図26】

第6の実施の形態に係る力率改善回路の各部における信号のタイミングチャー

トである。

【図 27】

従来の力率改善回路を示す回路構成図である。

【図 28】

従来の力率改善回路の各部における信号のタイミングチャートである。

【符号の説明】

V a c 1 交流電源
 B 1 全波整流回路
 10, 10 a, 11, 100 制御回路
 Q 1, Q 1 n スイッチ
 R L 負荷
 R 1 ~ R 10 抵抗
 L 1 昇圧リアクトル
 L 2 Z C S リアクトル
 L 3 減流リアクトル
 C 1 平滑コンデンサ
 C 2 スナバコンデンサ
 C 3, C 4, C 6, C 7 コンデンサ
 S 1 スイッチ
 5 d L 1 の補助巻線
 12 起動電源部
 13 通常動作電源部
 D 1 ~ D 7 ダイオード
 R 電流検出抵抗
 111 誤差増幅器
 112 乗算器
 113 誤差増幅器
 114 発振器 (O S C)
 115 電圧制御発振器 (V C O)

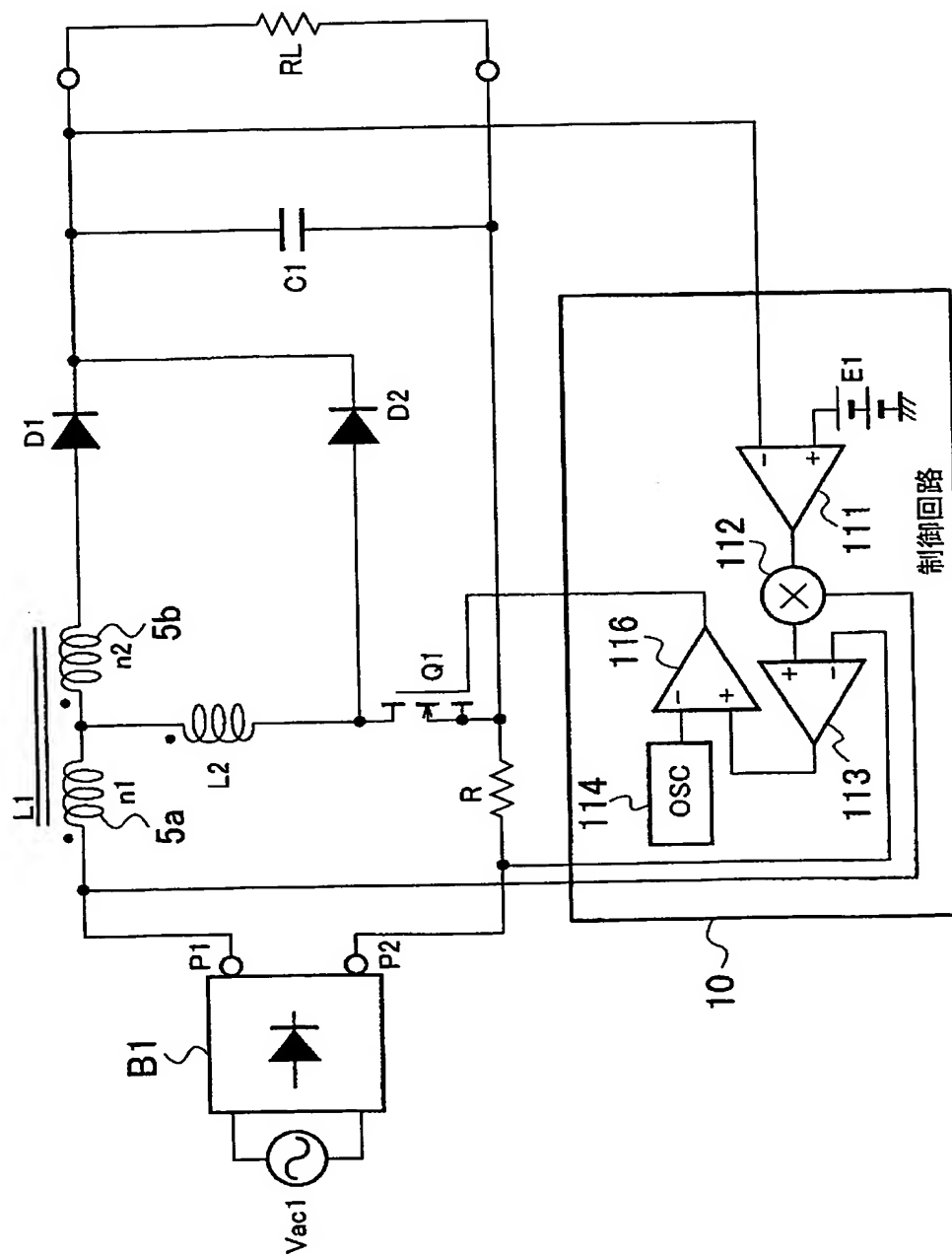
115 a ヒステリシスコンパレータ

115 b, 115 c コンパレータ

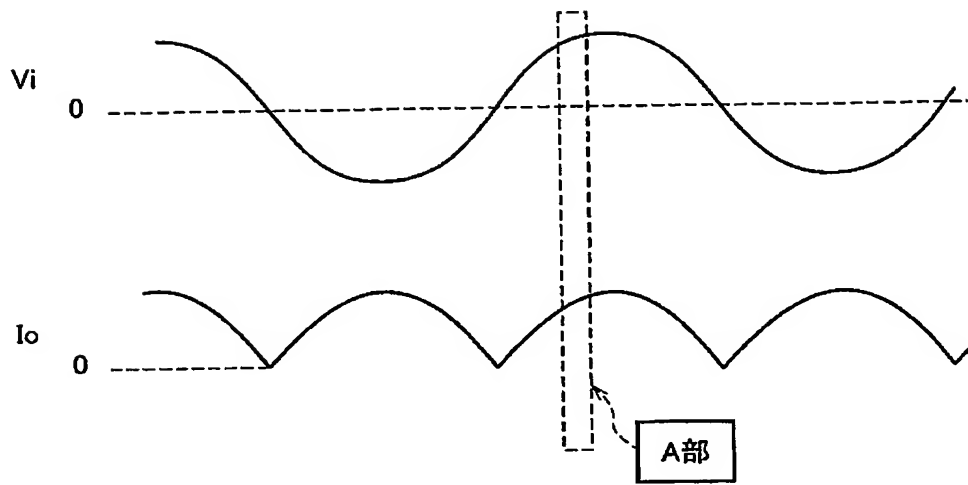
116 PWMコンパレータ

【書類名】 図面

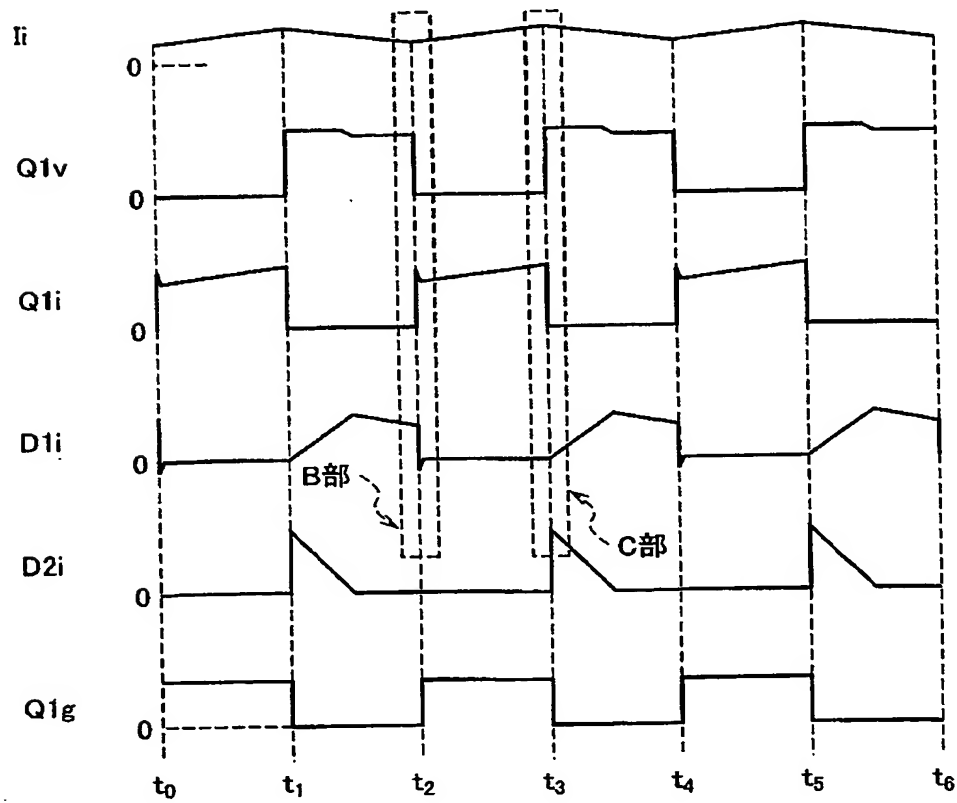
【図 1】



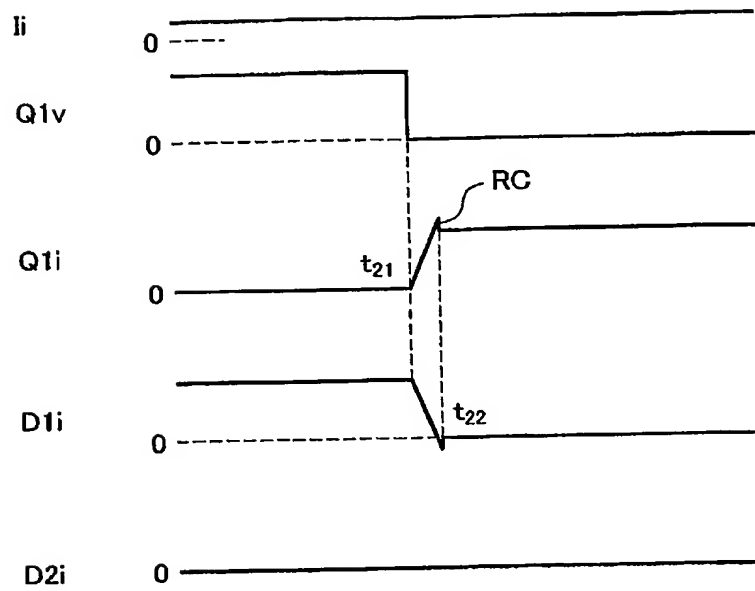
【図 2】



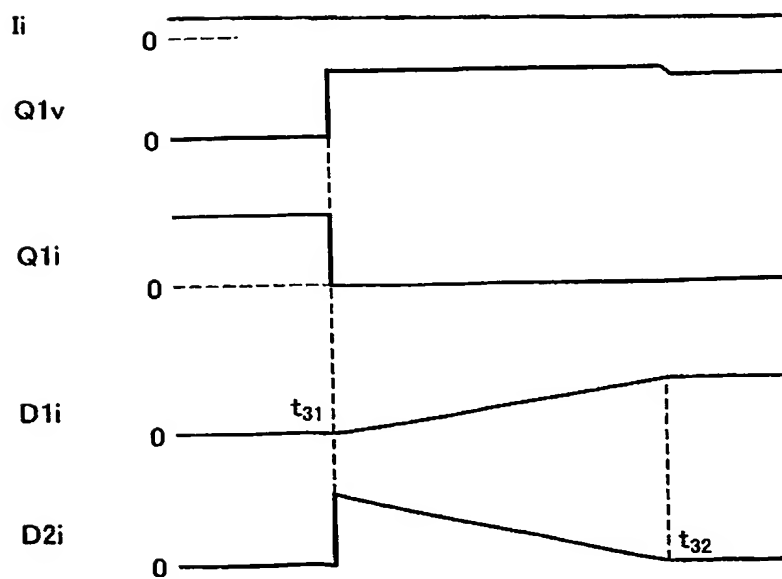
【図 3】



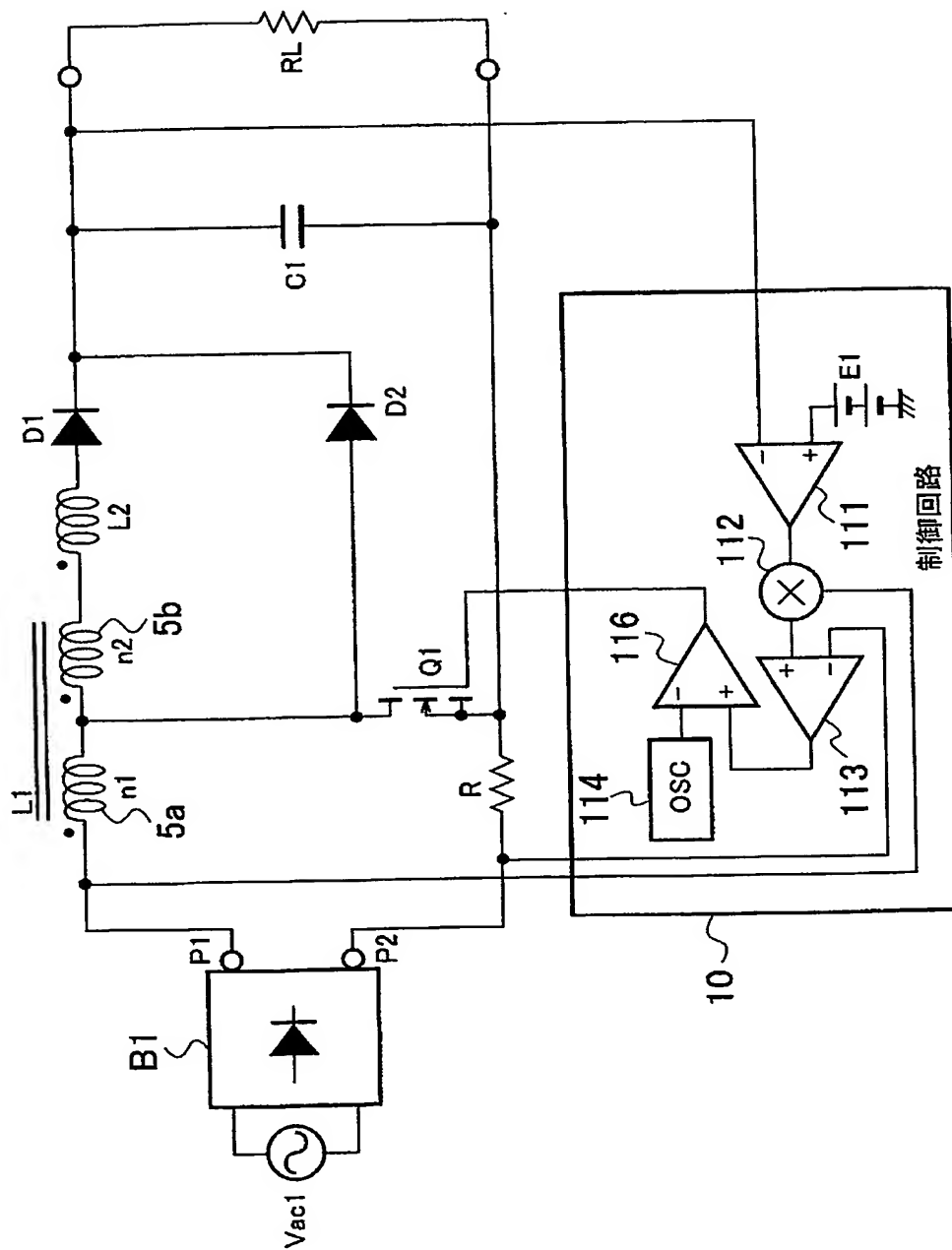
【図4】



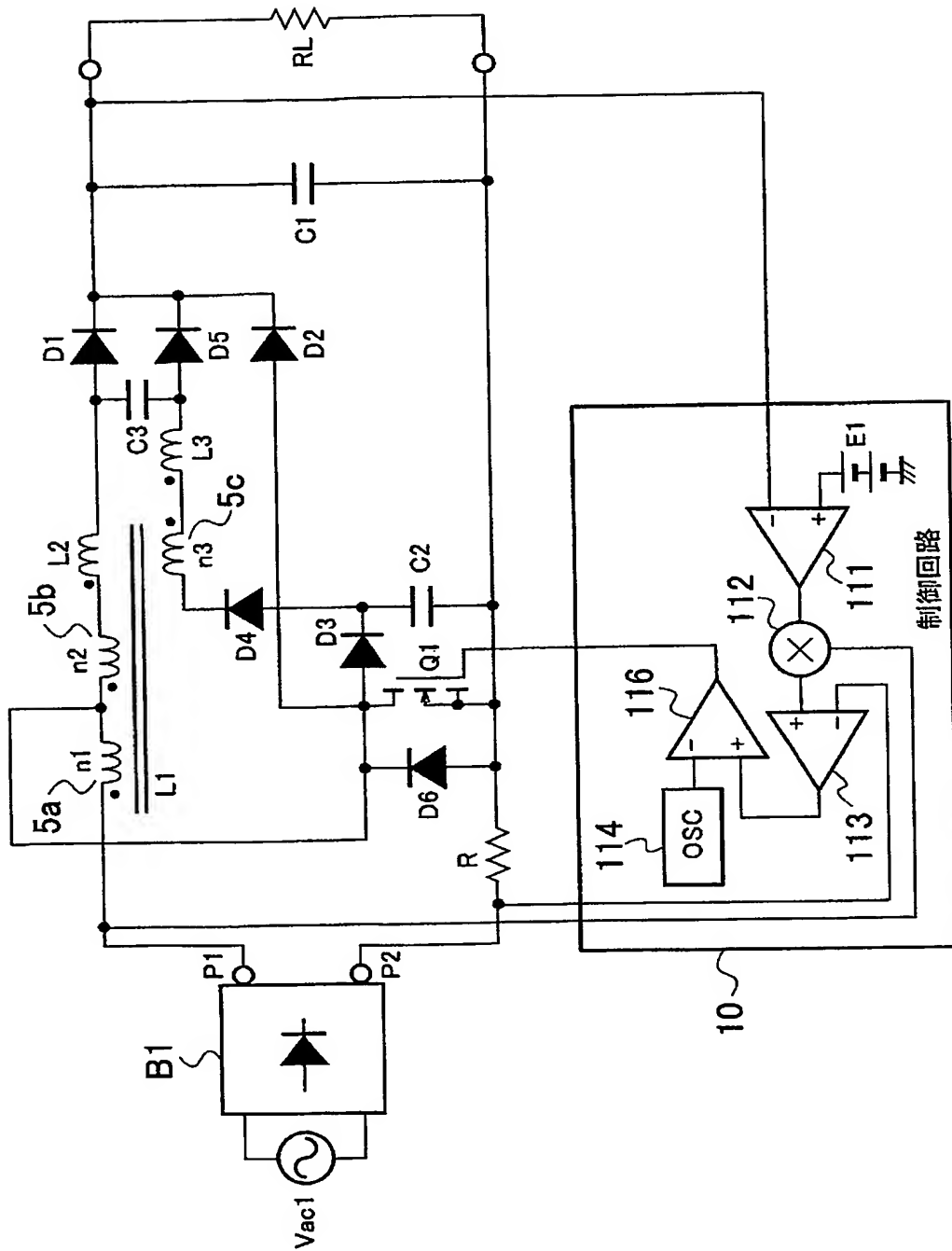
【図5】



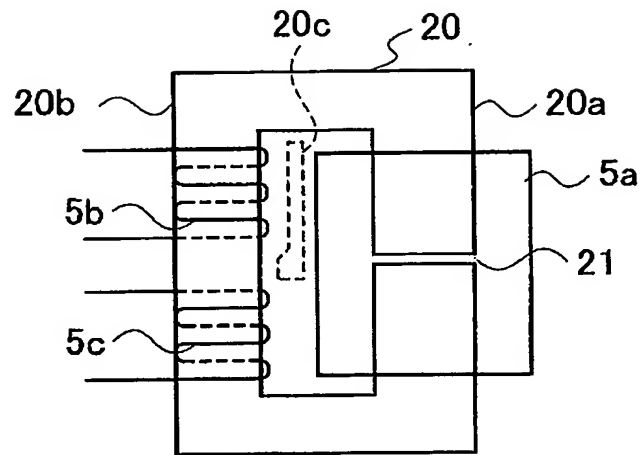
【図 6】



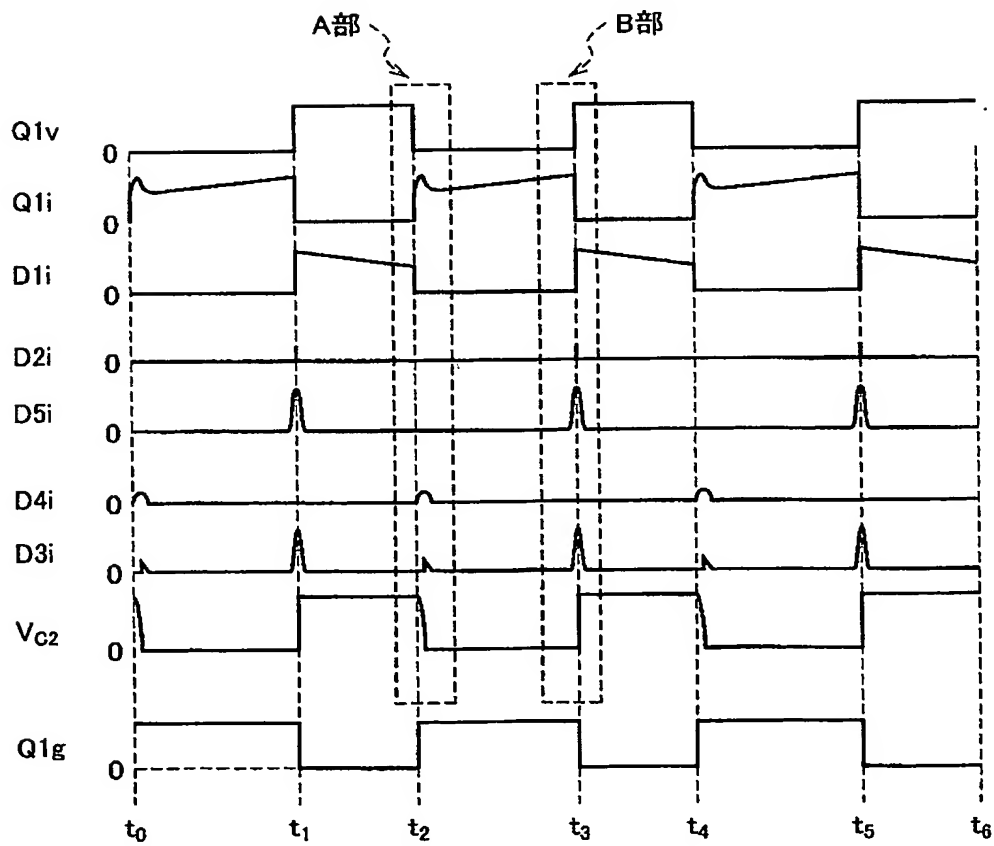
【図7】



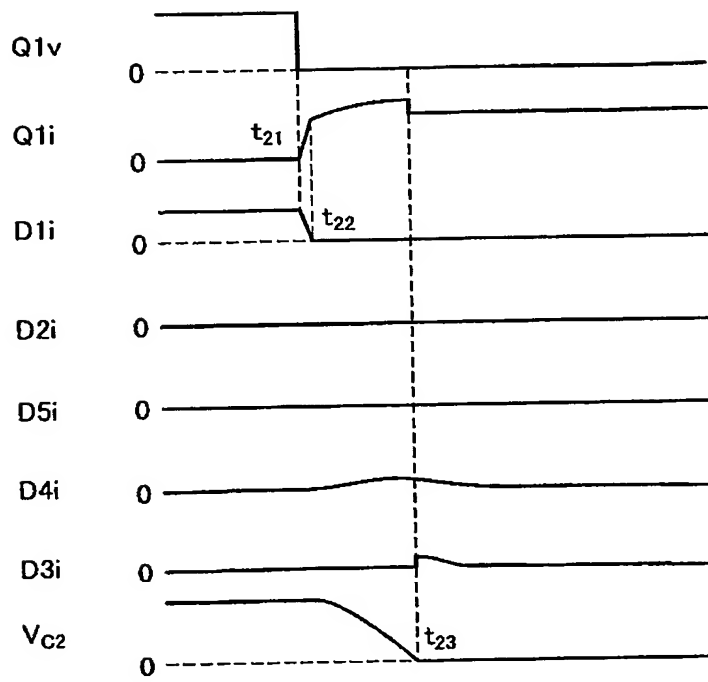
【図 8】



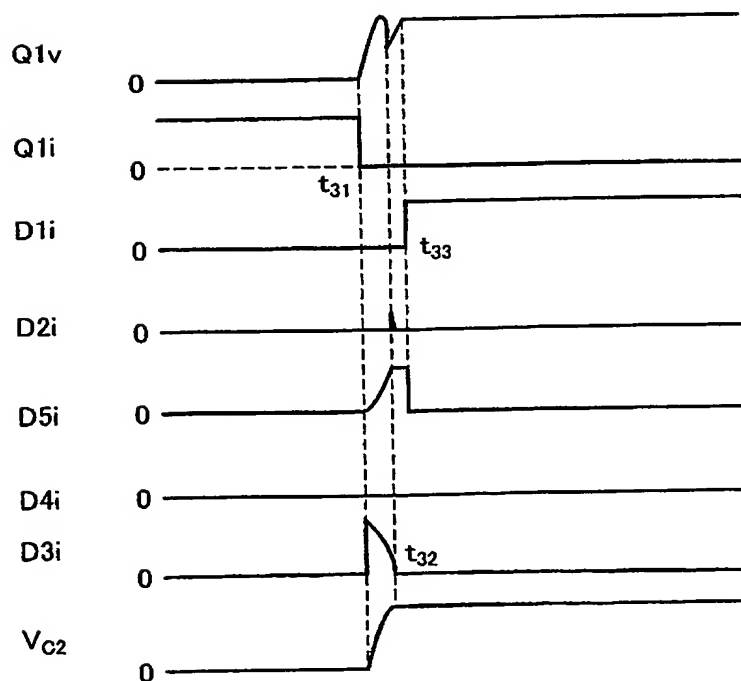
【図 9】



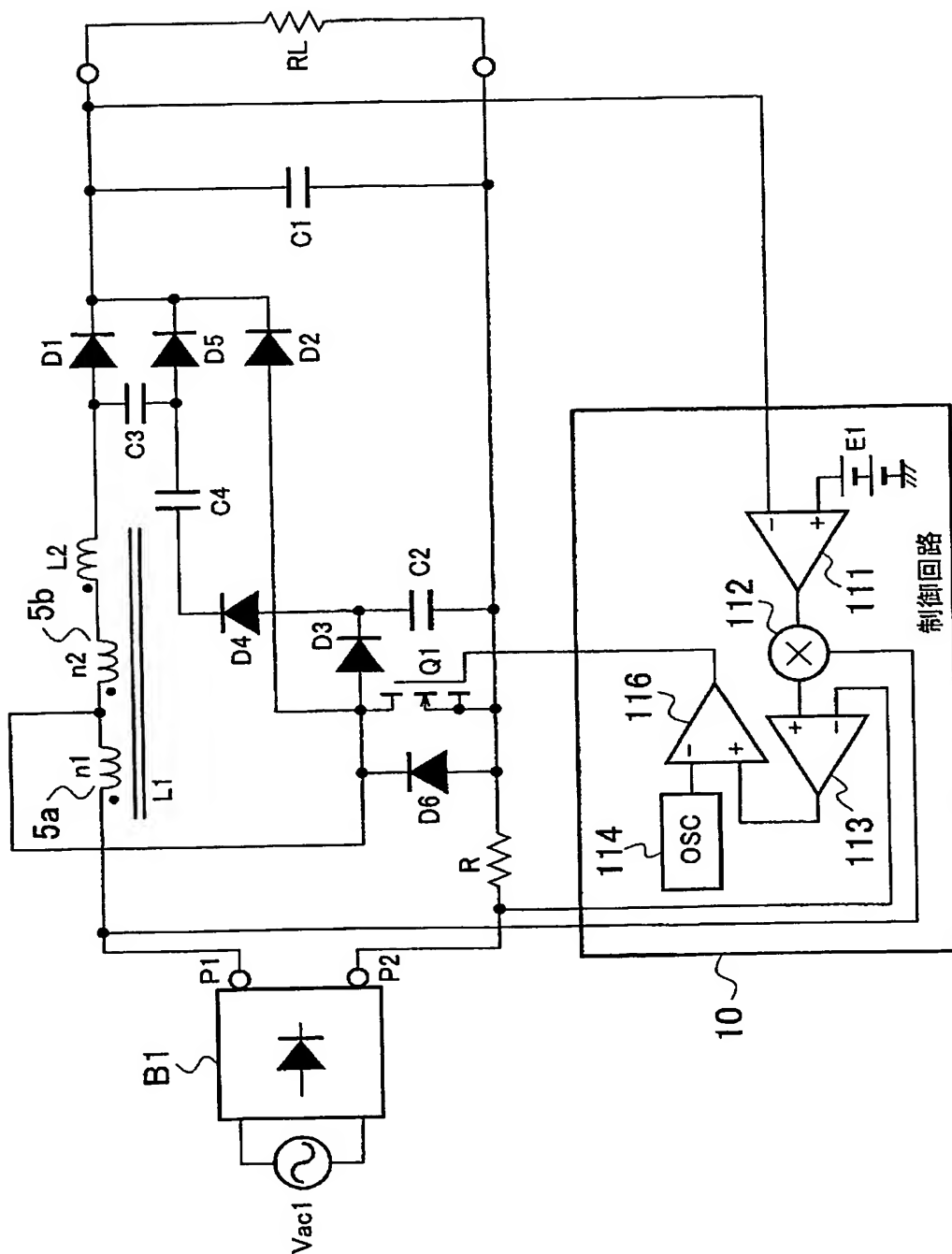
【図 10】



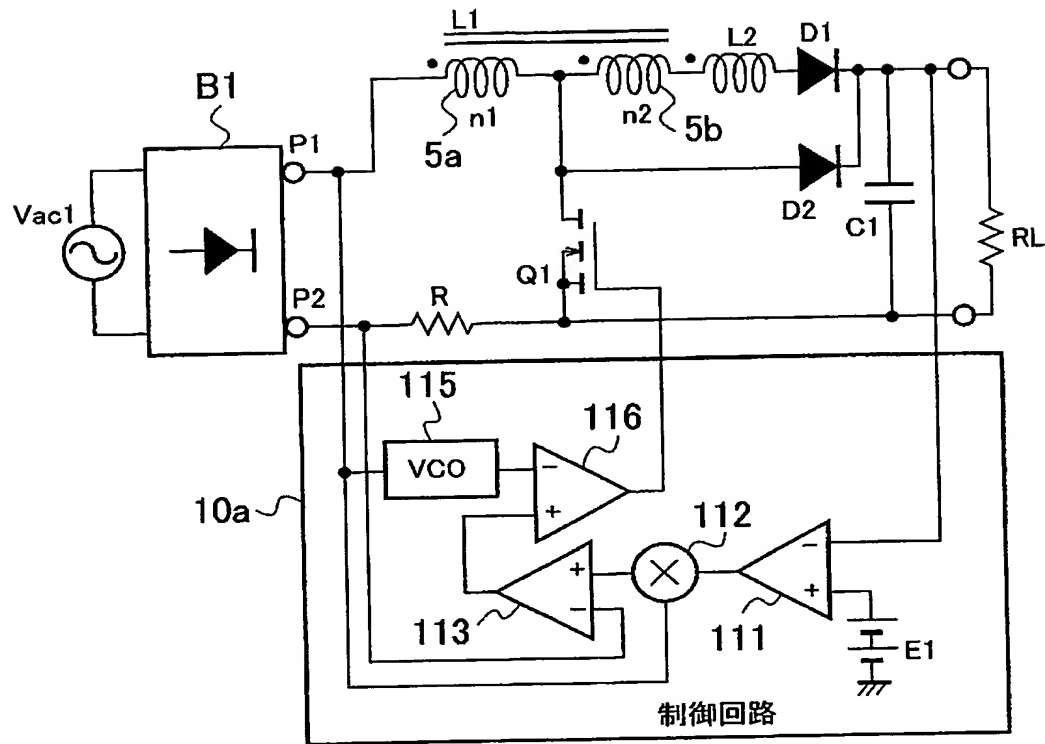
【図 11】



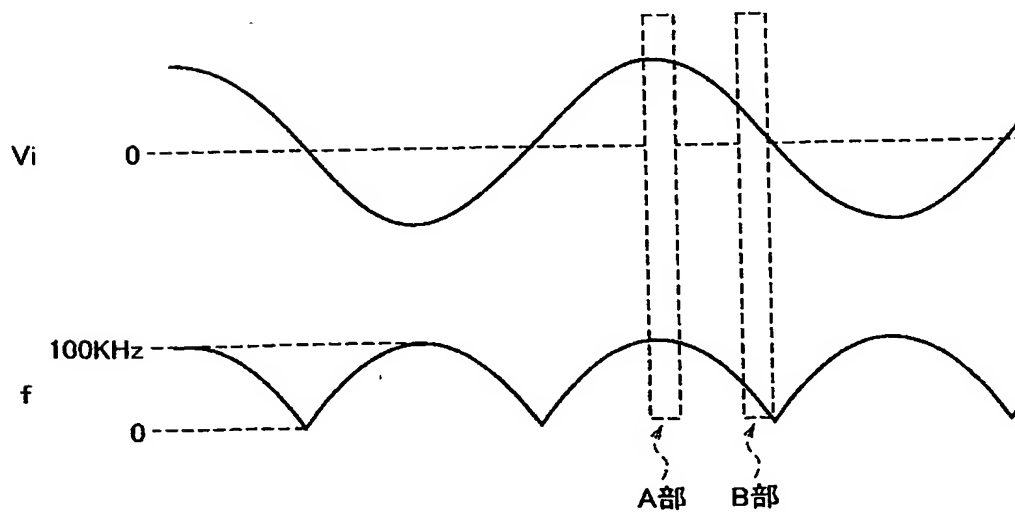
【図 12】



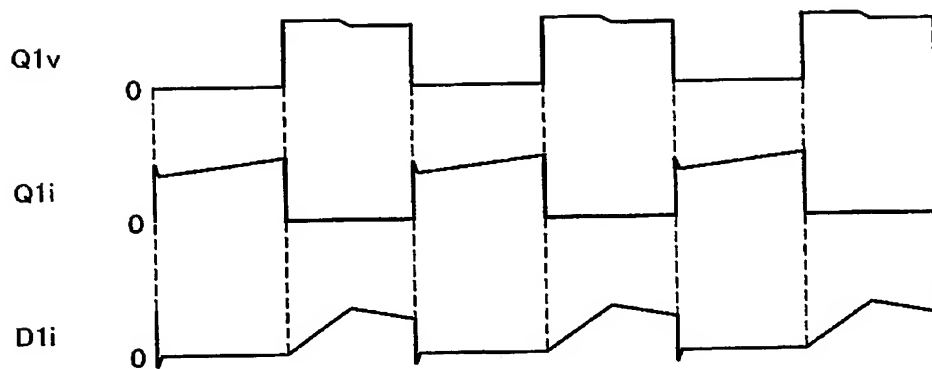
【図13】



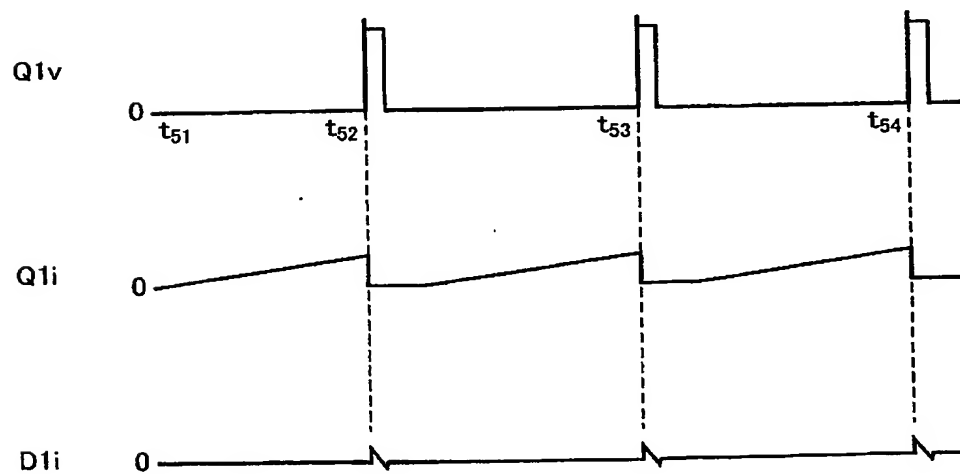
【図14】



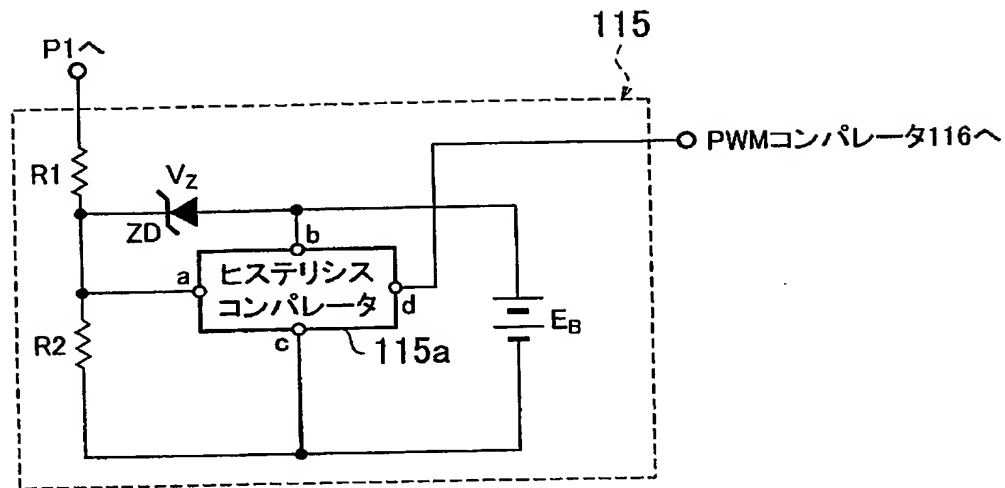
【図 15】



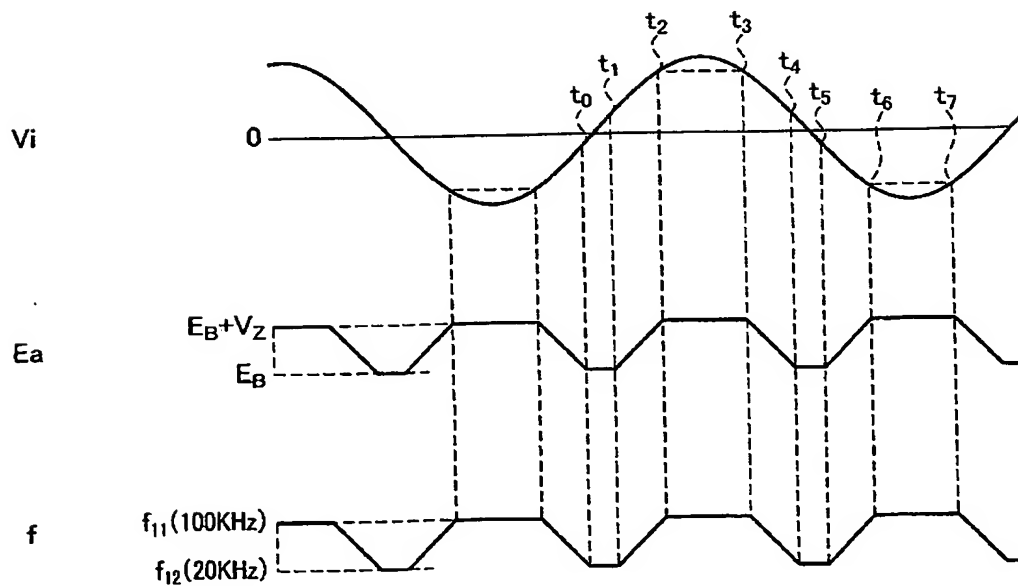
【図 16】



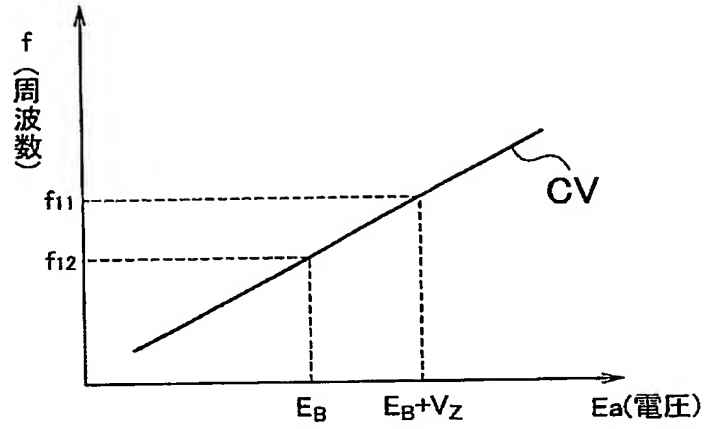
【図17】



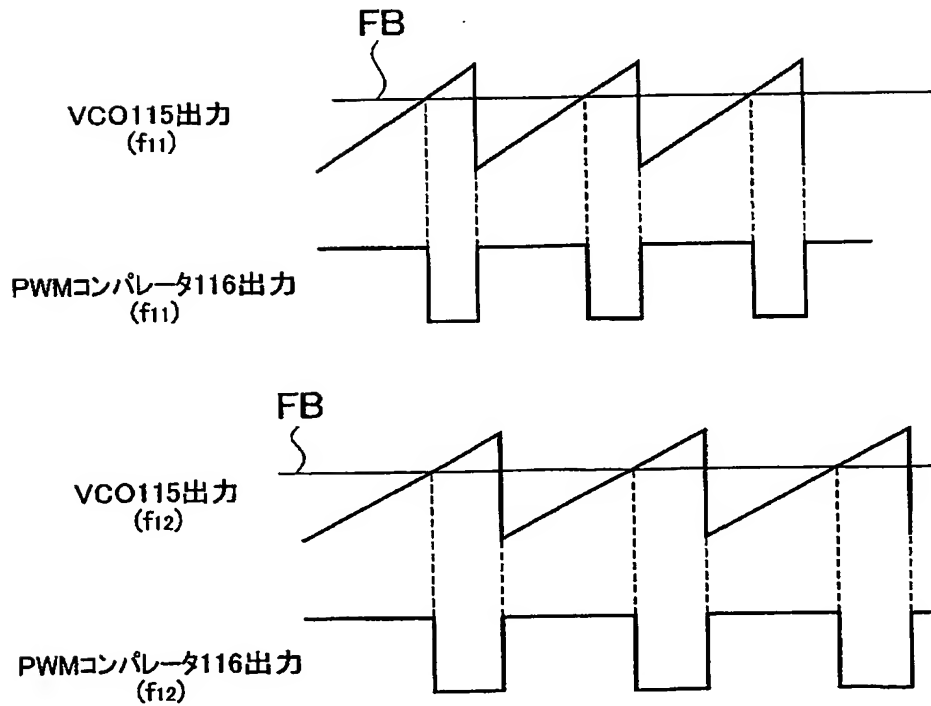
【図18】



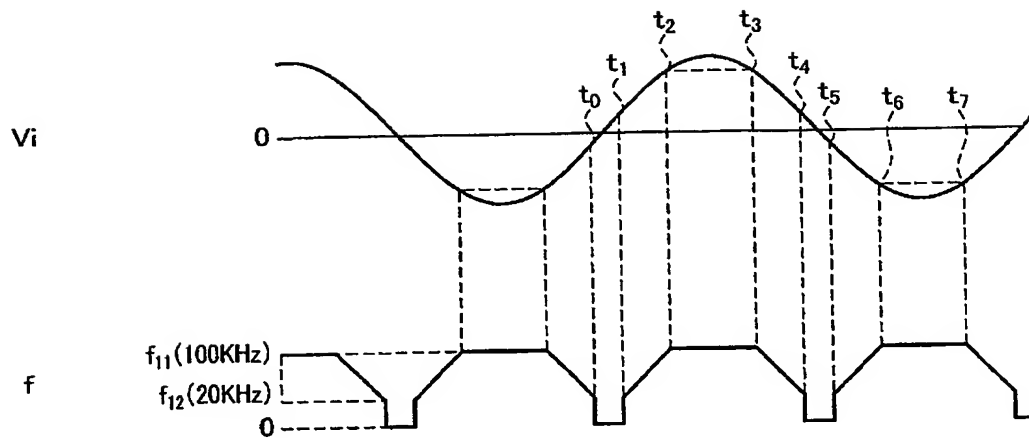
【図19】



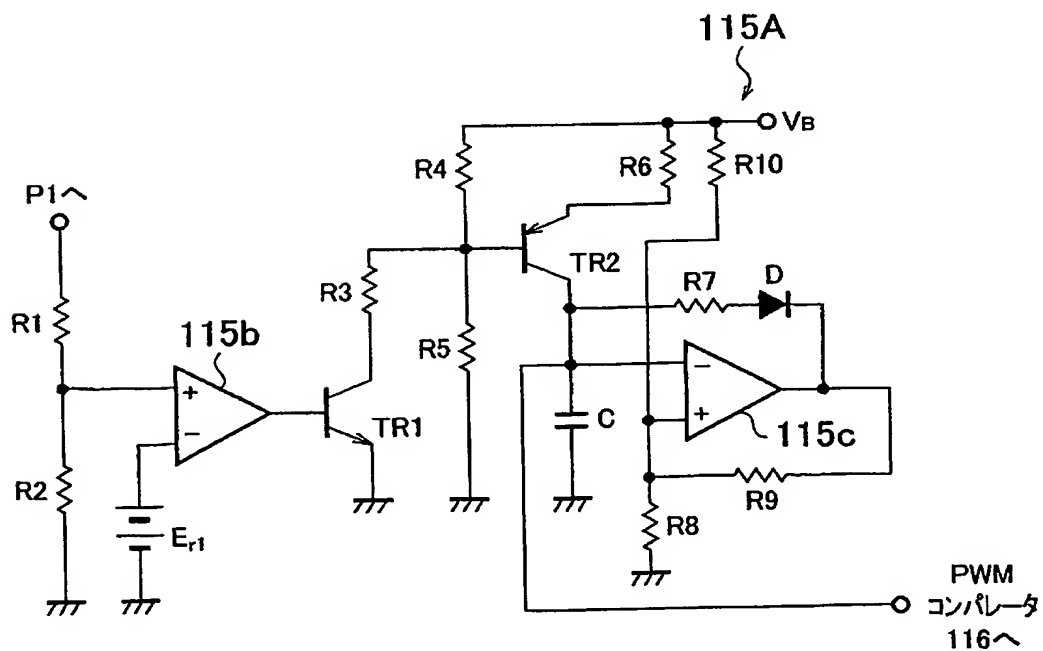
【図20】



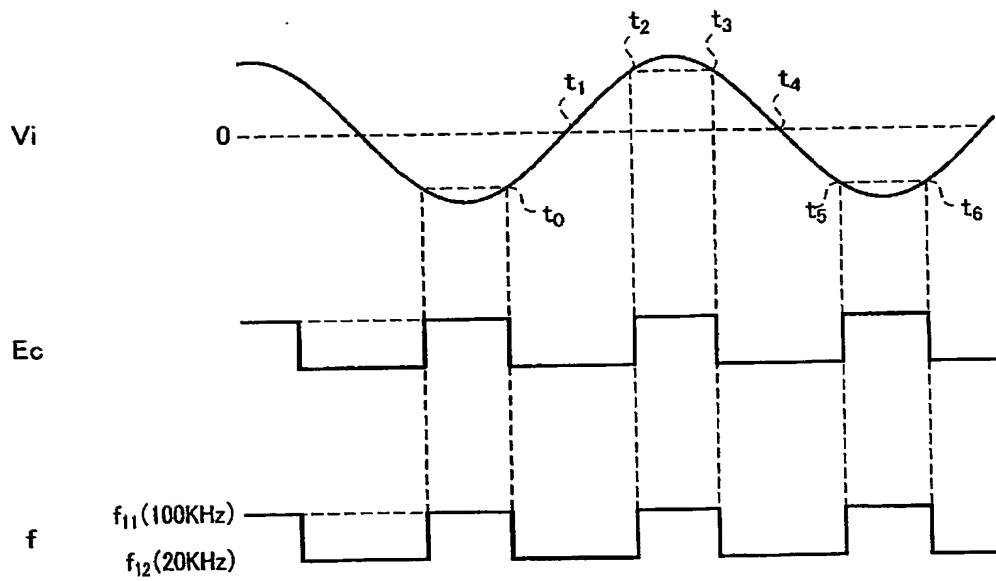
【図 2 1】



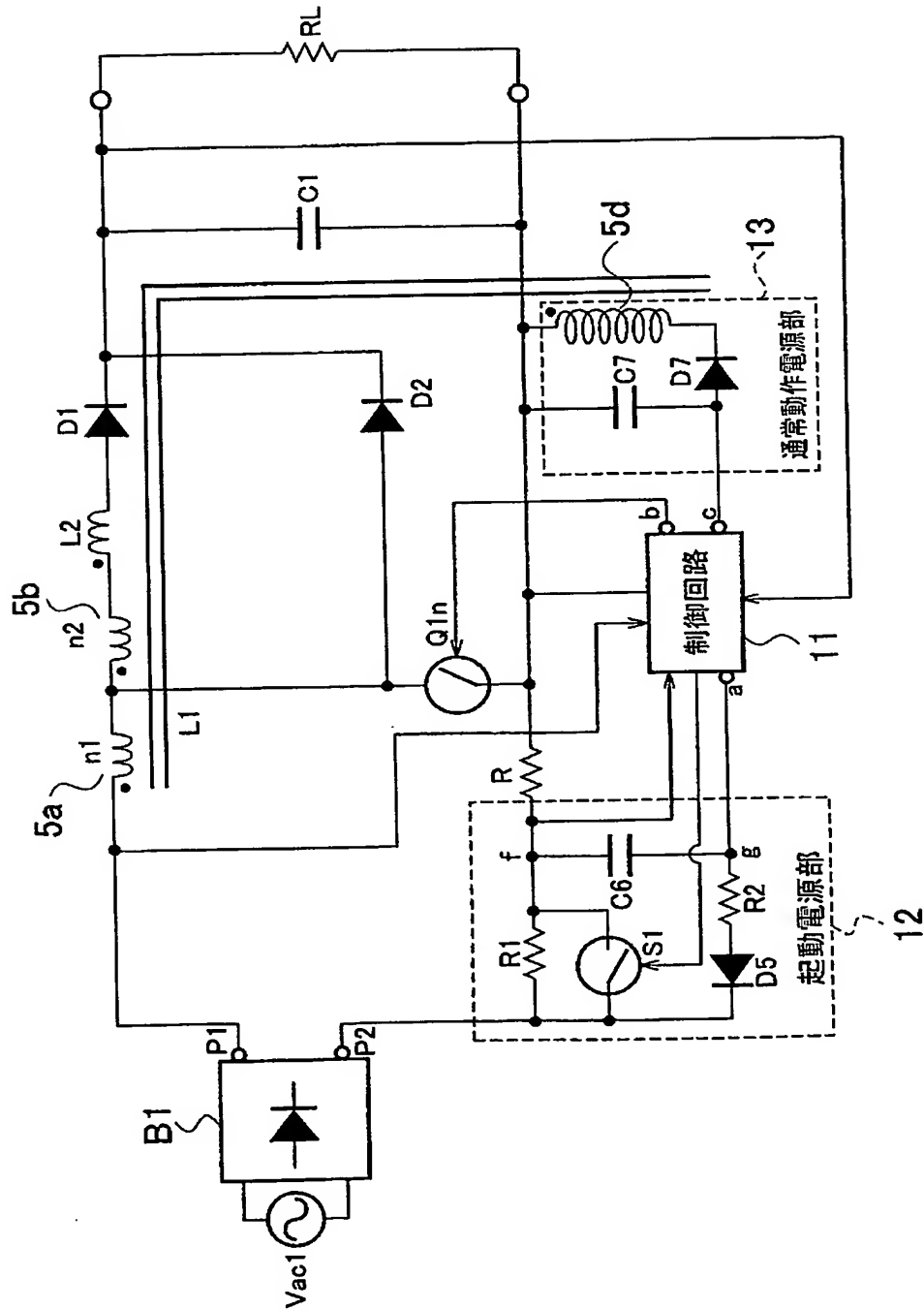
【図 2 2】



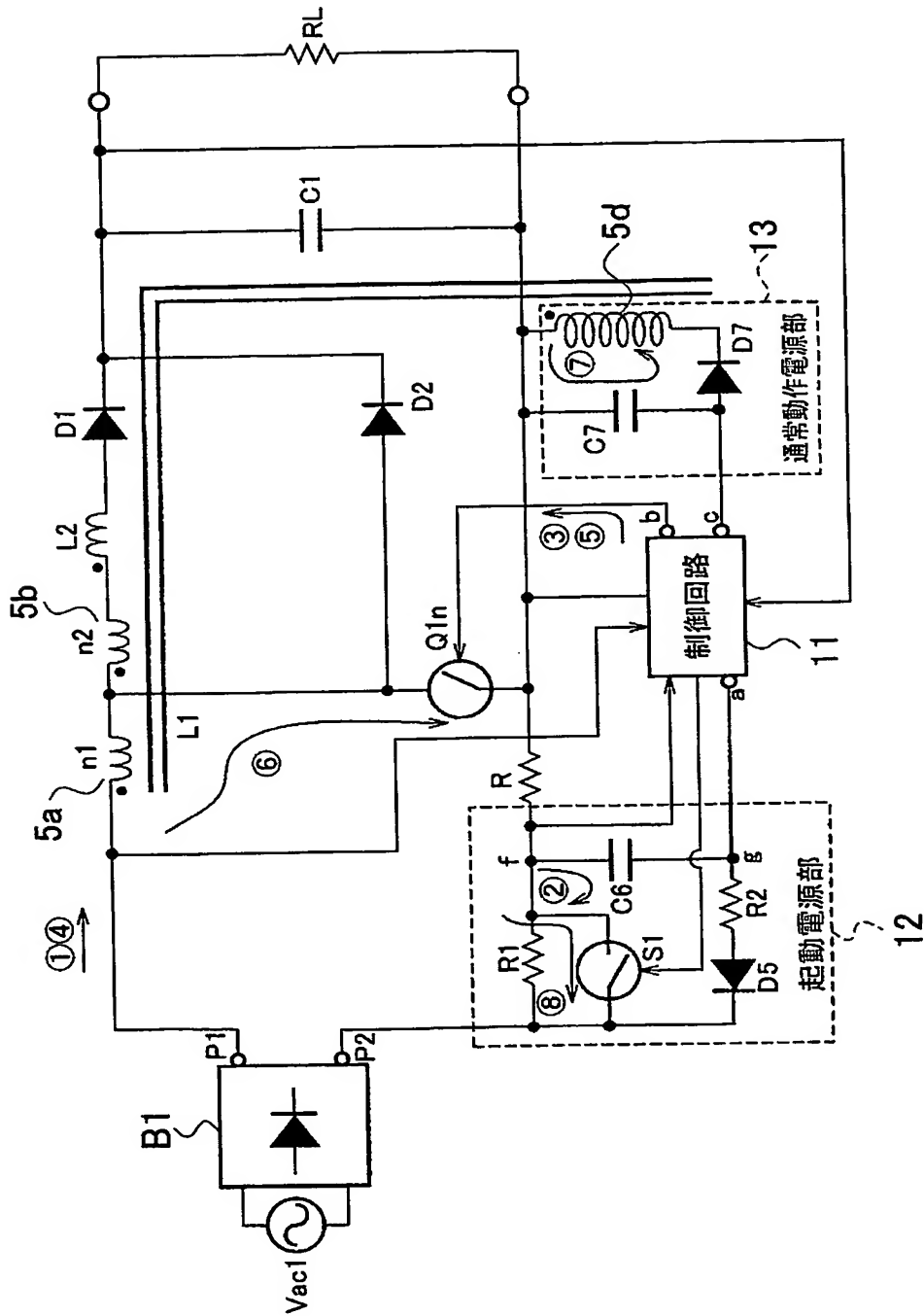
【図 23】



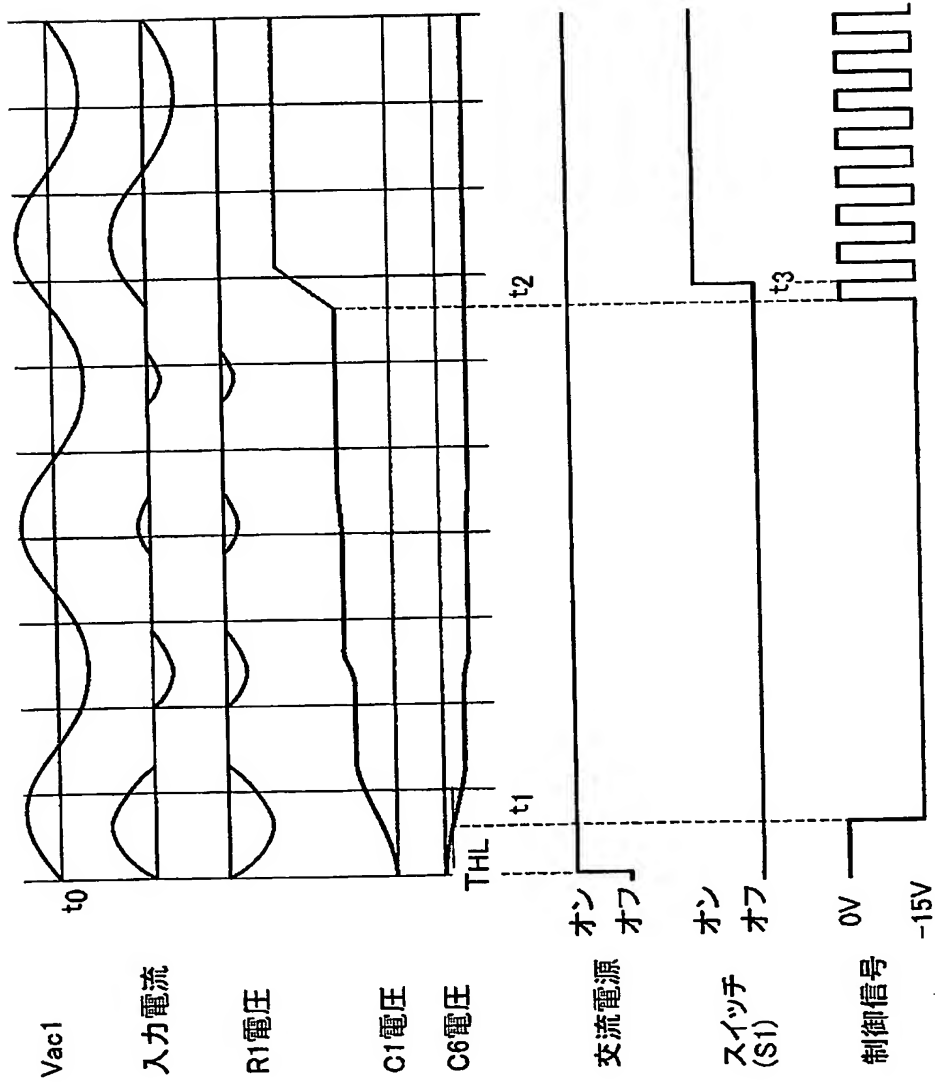
【図 24】



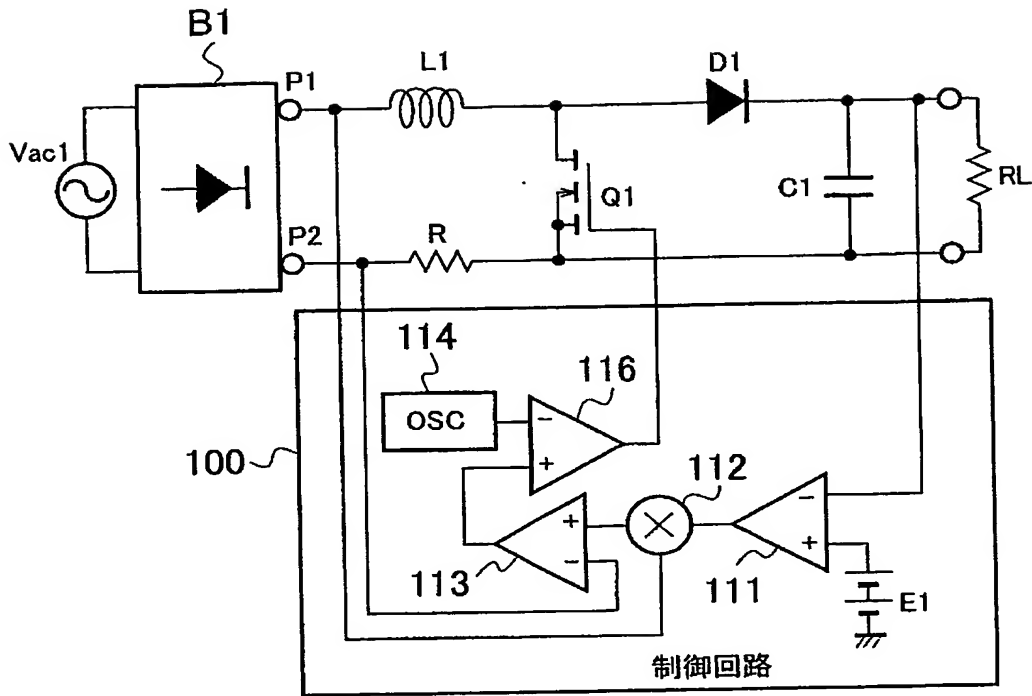
【図 25】



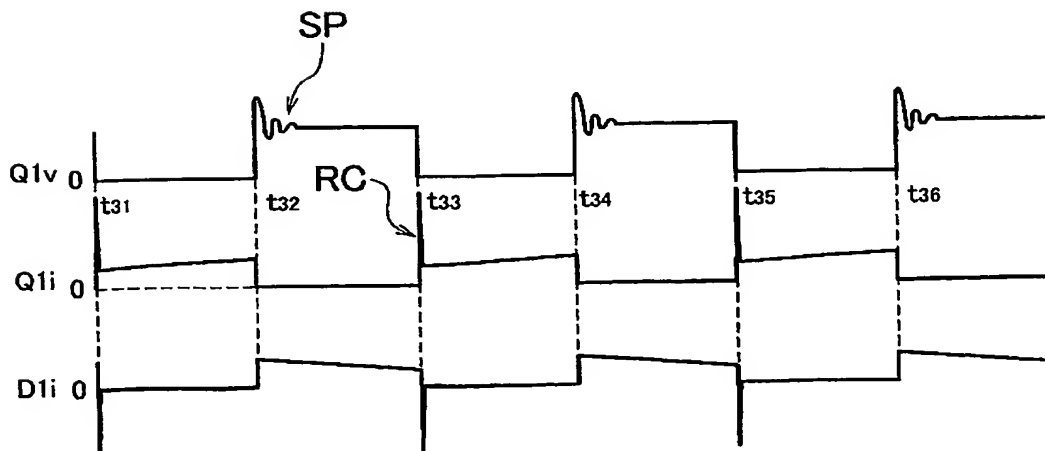
【図 26】



【図 27】



【図 28】



【書類名】 要約書

【要約】

【課題】 小型、高効率、低ノイズ化できる力率改善回路を提供する。

【解決手段】 交流電源 V_{ac1} の交流電源電圧を整流する全波整流回路 $B1$ の正極側出力端 $P1$ と負極側出力端 $P2$ との間に接続され、昇圧リアクトル $L1$ に巻回された昇圧巻線 $5a$ 及び巻き上げ巻線 $5b$ とダイオード $D1$ と平滑コンデンサ $C1$ とからなる直列回路と、正極側出力端 $P1$ と負極側出力端 $P2$ との間に接続され、昇圧巻線 $5a$ と ZCS リアクトル $L2$ とスイッチ $Q1$ とからなる直列回路と、スイッチ $Q1$ と ZCS リアクトル $L2$ との接続点と平滑コンデンサ $C1$ との間に接続されたダイオード $D2$ と、スイッチ $Q1$ をオン／オフ制御することにより平滑コンデンサ $C1$ の出力電圧を所定電圧に制御する制御回路 10 とを有する。

【選択図】 図 1

特願 2 0 0 3 - 1 1 7 4 0 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 0 6 2 7 6]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

埼玉県新座市北野 3 丁目 6 番 3 号

氏 名

サンケン電気株式会社